

공개특허 제2000-71408호(2000.11.25.) 1부.

특2000-0071408

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01L 33/00

(11) 공개번호 특2000-0071408
(43) 공개일자 2000년11월25일

(21) 출원번호	10-2000-0010654
(22) 출원일자	2000년03월03일
(30) 우선권 주장	평성11년특허출원제13 1999년03월31일 일본(JP) 평성11년특허출원제26 1999년09월21일 일본(JP)
(71) 출원인	도요다 고세이 가부시카가이샤 도다 다다히데 일본국 아이치켄 니시카스가이군 하후히쵸 오아자 오치아이 아자나가하타 1 반지
(72) 발명자	시바타나오키 일본국아이치켄비사이시카이메이리니시쿠투와18-4 이토준 일본국아이치켄이나자와시 아카이케사카하타쵸75-105 치요토시아키 일본국아이치켄아마군사오리쵸쇼바타카미사마다1763-4 아사미시즈요 일본국아이치켄이나자와시이나자와쵸마에다252-7 와타나베히로시 일본국아이치켄이치노미야시야마토쵸요코지센겐도1 센다마사노부 일본국아이치켄니와군후소쵸타카오이누보리111-1 아사미신야 일본국아이치켄이나자와시이나자와쵸마에다252-7
(74) 대리인	최달용

심사청구 : 있음

(54) III족 질화물계 화합물 반도체 소자 및 그 제조방법

요약

유기 금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 형성된 제 1의 III족 질화물계 화합물층을 수소 또는 질소 가스 및 암모니아 가스를 포함하는 혼합가스 분위기내에서 열처리하며, 이 때문에 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체의 결정성이 개선된다. 제 1의 III족 질화물계 화합물층이 스퍼터법에 의해 기판상에 형성될 때, 제 1의 III족 질화물계 화합물층의 두께는 50Å 내지 3000Å의 범위가 된다.

대표도

도3

색인어

질화물계 화합물층, 수소 가스, 질소 가스, 암모니아 가스, 결정성, 스퍼터법, 반도체 소자

명세서

도면의 간단한 설명

- 도 1은 AlN막의 두께와 GaN층의 결정성 사이의 관계를 도시한 그래프.
 도 2는 AlN이 성장하기 위한 온도와 GaN층의 결정성 사이의 관계를 도시한 그래프.
 도 3은 본 발명의 실시예로서 발광 다이오드를 도시한 도면.
 도 4는 DC마그네트론 스퍼터법에 의해 형성된 AlN버퍼층(표 2에서 샘플 a)상에 MOCVD법에 의해 성장되어 형성된 GaN층의 로킹 커브를 도시한 도면.
 도 5는 DC마그네트론 스퍼터법에 의해 형성된 AlN버퍼층(표 2에서 샘플 b)상에 MOCVD법에 의해 성장되어 형성된 GaN층의 로킹 커브를 도시한 도면.
 도 6은 DC마그네트론 스퍼터법에 의해 형성된 AlN버퍼층(표 2에서 샘플 c)상에 MOCVD법에 의해 성장되어 형성된 GaN층의 로킹 커브를 도시한 도면.
 도 7a 내지 도 7e는 표 2 내의 샘플의 RHEED 패턴 사진.
 도 8은 표 2내의 샘플 a의 현미경 사진.
 도 9는 표 2내의 샘플 b의 현미경 사진.
 도 10은 표 2내의 샘플 c의 현미경 사진.
 도 11은 표 2내의 샘플 d의 현미경 사진.

<도면의 주요부분에 대한 부호의 설명>

- | | |
|----------------|----------------|
| 10 : 발광 소자 | 11 : 사파이어 기판 |
| 15 : 버퍼층 | 16 : n-형 클래드층 |
| 17 : 발광층 | 18 : p-형 클래드층 |
| 19 : 광투과 전극 | 20 : p-형 전극 패드 |
| 21 : n-형 전극 패드 | |

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 III족 질화물계 화합물 반도체 소자 및 그 제조방법에 관한 것이다.

본 발명은 본원에 참조로 인용한 일본국 특허출원 제 11-130475 호 및 제 11-266499 호를 기초로 한 것이다.

형색 발광 소자와 같은 III족 질화물 화합물 반도체 소자는 유기금속 화학증착법(Metal Organic Chemical Vapor Deposition Method)(본원에서 "MOCVD"라 약칭 한다)에 의해 사파이어 기판상에 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)은 버퍼층을 성장시키고; MOCVD법으로 버퍼층상에 III족 질화물 화합물 반도체층을 더 성장시키는 단계에 의해 제조하였다.

MOCVD법에 있어서, 암모니아 가스와 트리메틸 알루미늄(TMA), 트리메틸 갈륨(TMGa)과 트리메틸 인듐(TMI)과 같은 III족 금속 알킬 화합물 가스를 적절한 온도로 가열된 기판상에 공급하고 기판상에 원하는 결정막이 형성되도록 열분해한다. 이 경우에 있어서, 버퍼층을 형성하기 위한 원재료 가스로서 사용되는 TMA와 같은 유기금속 화합물은 가격이 높다. 이는 III족 질화물계 화합물 반도체 소자의 가격을 높이는 인자가 되었다.

$Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)으로 이루어진 버퍼층을 MOCVD법 이외의 방법에 의해 형성한다면, TMA, TMGa와 같은 유기 금속 화합물의 사용을 회피할 수 있다. 예를 들면, 일본국 특허공보 제 5-88646호에는 버퍼층이 고주파 스퍼터법에 의해 형성되고; 버퍼층을 암모니아 가스(본 실시예에서는 암모니아와 질소)를 포함하는 분위기에서 가열(800°C 내지 1000°C의 온도까지)한 후에 버퍼층에 III족 유기금속 화합물을 공급하고; III족 유기금속 화합물의 질화물막을 증착성장시키고 동일 화합물인 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)을 버퍼층상에 성장시키는 방법이 제안되어 있다. 고주파 스퍼터법에 의해 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)으로 이루어진 버퍼층을 형성하는 데 사용된 원재료는 고순도의 금속 알루미늄과 금속 갈륨이다. 타겟으로서 이들 금속을 가지는 아르곤과 질소 혼합 가스가 스퍼터 가스로서 사용된다. 이러한 경우에 있어서, 모든 원재료들의 값은 비싸지 않다.

그러므로, 소자의 단가는 MOCVD법에 의해 버퍼층을 형성하기 위한 값비싼 유기금속 화합물을 원재료로 사용하는 것에 비하여 감소시킬 수 있다.

비록 본 발명의 발명자들이 일본국 특허공보 제 평 5-86846 호에 개시된 방법을 시도하기는 하였으나, 그 주파 스피터법에 의해 형성된 $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$)으로 이루어진 버퍼층이 성장하도록 MOCVD법에 의해 형성된 III족 질화물계 화합물 반도체층의 결정성에 대하여 발명자들의 요구를 만족시키지는 못하였다. 즉, 상기 언급한 방법으로 얻어진 III족 질화물계 화합물 반도체층의 결정성은 MOCVD법에 의해 형성된 $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$) 버퍼층이 성장되도록 MOCVD법에 의해 형성된 III족 질화물계 화합물 반도체층의 결정성보다 열악하다.

발명이 이루고자 하는 기술적 과제

본 출원 발명의 발명자들은 III족 질화물계 화합물 반도체층의 결정성을 개선하기 위한 다른 하나의 시도를 하였으며, 그 결과, 본 출원 발명을 하게 되었다.

즉, III족 질화물계 화합물 반도체 소자는: 기판과: 50Å 내지 3000Å의 두께를 가지며 유기금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 형성된 제 1의 III족 질화물계 화합물층과: 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층을 구비한다.

상기에 설명한 바와 같은 구조의 III족 질화물계 화합물 반도체 소자에 따라서, 소자로서의 기능을 가지며 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층은 버퍼층이 될 제 1의 III족 질화물계 화합물층의 두께를 최적화함으로써 개선된다.

결국, 제 1의 III족 질화물계 화합물층의 두께는 50Å 내지 3000Å의 범위가 바람직하다. 상기 층이 50Å보다 얇다면, 상기 층은 버퍼층으로서의 기능을 할 수 없다. 발명자들의 실험에 따르면, 각층의 두께가 3000Å보다 두껍다면, 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층 또는 제 1의 III족 질화물계 화합물층은 크랙이 갈 위험성이 있다. 즉, 상기 층이 50Å이하 또는 3000Å이상이면 바람직하지 않다.

한편, 일본국 특허공보 제 평 5-86846 호에는 1000Å 내지 7000Å의 두께를 가지는 버퍼층의 사용이 개시되어 있다. 그러나, 3000Å으로 설정된 막두께의 상한은 발명자들에 의해 얻어진 신규한 기술이며 이에 의해 버퍼층 또는 제 2의 III족 질화물계 화합물 반도체층의 크랙이 방지된다.

본 발명자들은 다른 하나의 시도를 하였으며, 그 결과, 버퍼층상에 형성된 제 2의 III족 질화물계 화합물 반도체층의 결정성은 버퍼층이 DC 마그네트론 스피터법에 의해 III족 질화물계 화합물로 형성되는 경우에 수소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기에서 가열될 때 개선된다는 것을 발견하였으므로, 본 발명자들은 본 발명을 발명하게 되었다.

본 발명의 구성은 다음과 같다.

III족 질화물계 화합물 반도체 소자를 제조하기 위한 방법은:

유기금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 제 1의 III족 질화물계 화합물 반도체층을 형성하고(단계 1):

수소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기속에서 제 1의 III족 질화물계 화합물층을 열처리하고(단계 2):

제 1의 III족 질화물계 화합물 반도체층상에 제 2의 III족 질화물계 화합물 반도체층을 형성하는(단계 3) 단계를 구비한다.

본 발명자들은 상기한 방법의 2 단계까지의 단계로 형성된 제 1의 III족 질화물계 화합물층의 실시예로서 AlN층의 RHEED 패턴과 상기 제조 방법에 있어서 2단계없이 형성된 제 1의 III족 질화물계 화합물층의 실시예로서 AlN층의 RHEED 패턴의 사진을 촬영하였다. 두 패턴을 비교한 결과, 전자의 스폿 강도가 후자의 스폿 강도보다 강하다는 것을 발견하였다.

따라서, 제 1의 III족 질화물계 화합물층의 결정성의 개선은 제 1의 III족 질화물계 화합물층을 수소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기내에서 가열하는 단계 2를 실시하여 확인할 수 있었다.

발명의 구성 및 작용

본 발명의 특징 및 장점을 첨부된 도면을 참조하여 상세히 설명한 일 실시예로부터 명백해질 것이다.

이하에서 본 발명의 각각의 요소에 대하여 상세히 설명한다.

기판

기판의 재료는 제 1의 III족 질화물계 화합물층이 기판상에서 성장할 수 만 있다면 한정되지 않는다. 예를 들면, 기판 재료로서 사파이어, 실리콘, 탄화 실리콘, 산화 아연, 염화 갈륨, 비화 갈륨, 산화 마그네슘, 산화 망간, III족 질화물계 화합물 반도체 싱글 크리스탈 등을 들 수 있다.

이들 재료중에서, 사파이어 기판이 바람직하고 사파이어 기판(1120)의 a 표면을 사용하는 것이 더욱 바람직하다.

제 1의 III족 질화물계 화합물

III족 질화물계 화합물 또는 III족 질화물계 화합물 반도체는 일반식 $Al_xGa_yIn_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)로 나타내며, 이는 소위 AlN, GaN과 InN과 같은 이원계 화합물과, 소위 $Al_xGa_{1-x}N$, $Al_xIn_{1-x}N$ 과 $Ga_yIn_{1-y}N$, (각 식에서 $0 \leq x \leq 1$)과 같은 삼원계 화합물을 포함한다. III족 요소는 부분적으로 붕소(B)와 알루미늄(Tl)으로 치환할 수도 있다. 또한, 질소(N)는 부분적으로 황(P), 비소(As), 안티몬(Sb), 비스무트(Bi) 등으로 치환할 수도 있다.

유기금속 화합물이 원재료로 사용하지 않는 방법으로서, 반응 스퍼터법(특히, DC 마그네트론 스퍼터법), 중작법, 이온 도금법, 레이저 에블레이션법, ECR법을 포함하는 스퍼터법이 있다. 이러한 방법에 있어서, 금속 알루미늄, 금속 갈륨, 금속 인듐, 질소 또는 암모니아 가스가 제 1의 III족 질화물계 화합물의 버퍼층을 형성하기 위한 원재료로서 사용된다. 또한, 제 1의 III족 질화물계 화합물은 타겟자재로도 사용할 수도 있다. 두 경우에 있어서, 이들 원재료는 유기 알루미늄에 비해 값이 비싸지 않다.

도 1은 DC 마그네트론 스퍼터법에 의해 형성된 AlN막의 두께와 MOCVD법에 의해 AlN박상에 형성된 GaN층(2 μ m)의 결정성 사이의 관계를 도시한 도면이다. 그래프에서, 수직축은 GaN층의 X-선 로킹(rocking) 커브의 반치폭(초)을 나타낸다. 그래프에 있어서, 심볼 \square 은 AlN이 MOCVD법(기판 온도 : 400 $^{\circ}$ C)에 의해 형성되는 경우에 GaN층의 X-선 로킹 커브의 반치폭을 나타낸다. 결정성의 정도는 장치의 기능을 구성하는 GaN층을 위해 충분하게 얻어진다.

도 1의 축전 조건은 다음과 같다.

기판 : 사파이어 a 면

스퍼터할 위한 기판 표면의 온도 : 430 $^{\circ}$ C

스퍼터 가스 : Ar(8 sccm)/N₂(10 sccm)

DC 파워 : 0.5W(전극면적 약 182 cm^2)

막두께 : 스퍼터링 시간에 의해 조절

도 1의 결과로부터 명백하듯이, 종래 기술에서 소위 저온 버퍼층의 결정성보다 우수하거나 동일한 결정성을 가지는 GaN층은 GaN층의 두께가 100Å 이상이고 1000Å 이상일 때 얻어진다. GaN층의 두께가 상기한 범위를 벗어나는 경우일지라도, GaN층의 반치폭은 GaN층이 장치의 기능을 구성하기 위한 용도로서 사용될 수 있도록 GaN층의 두께가 50Å 이상이고 3000Å 이하이면 30초이하로 설정된다.

범용 버퍼층 형성방법(저온 MOCVD법)에 의해 형성된 AlN 또는 GaN버퍼층은 상기 층이 막으로 형성될 때 비정질 또는 거의 비정질 구조를 가진다. 가열 기간에 버퍼층은 차후에 성장할 제 2의 III족 질화물계 화합물 반도체층의 성장 온도까지 가열되고, 버퍼층내의 AlN 또는 GaN은 재결정화되고 제 2의 III족 질화물계 화합물 반도체층이 막으로 형성되기 바로 전에 다결정화 된다. 이는 제 2의 III족 질화물계 화합물 반도체층의 입결정 사이즈와 입결정 밀도를 최적화하며, 이 때문에 양호한 단결정 성장을 하게 할 수 있다. 입결정 사이즈와 밀도는 고품질의 제 2의 III족 질화물계 화합물 반도체의 성장에 있어서 중요한 변수들이다. 이들 변수들은 버퍼층의 두께가 이들 변수들과 상호 관계가 있기 때문에 비교적 민감하다.

소위 저온 버퍼층을 동일 온도로 가열해보면, 층의 결정성은 층이 더 얇아 질때 더 양호하게 되는 경향이 있다. 샘플들의 두께가 다르다고 가정해 보면, 동일한 결정성을 얻기 위해 필요한 온도는 샘플이 두꺼운 만큼 높아 진다. 그 결과, 소위 저온 버퍼층의 두께는 특별히 최적의 값으로 설정되어야 하며 두께는 좁은 범위(100Å 내지 200Å) 내에 허용된다.

일반적으로, 스퍼터 방출입자는 평균 5eV 내지 10eV의 운동 에너지를 가진다. 버퍼층 즉, 제 1의 III족 질화물계 화합물층이 스퍼터법에 의해 형성될 때, 결정화는 운동 에너지가 기판상에서 입자(원자들)의 이동이 촉진되기 때문에 MOCVD법과 비교하여 낮은 막형성 온도에서 일어난다고 생각된다.

처음부터 어느 정도 결정화된 샘플(제 1의 III족 질화물계 화합물층)을 단지 가열한 경우와 비정질 샘플을 단지 가열하는 경우를 비교함에 있어서, 형성된 제 2의 III족 질화물계 화합물 반도체층의 결정성은 어떤 것이 좋다고 할 수는 없다. 그러나, 도 1에 도시된 X-선 로킹 커브의 반치폭의 결과로서 명백하듯이, 전자의 샘플 즉, 도 1에서 스퍼터법에 의해 형성된 제 2의 III족 질화물계 화합물 반도체층의 결정성은 제 1의 III족 질화물계 화합물층의 두께를 최적화하여 더욱 개선되었다. 전자의 샘플은 비교적 두께 범위가 넓어 양호하다.

도 1은 제 1층으로서 AlN이 사파이어 a 면에 스퍼터되고 제 2층으로서 GaN층이 MOCVD법에 의해 형성됨을 도시한다. 이러한 결과는 제 1층을 재조하고 제 2층(III족 질화물계 화합물 반도체)을 재조하기 위한 방법과 재료는 기판의 재료, 재료(III족 질화물계 화합물), 방법(유기금속 화합물을 원재료로 사용하지 않는)에 관계없이 얻을 수 있다고 생각된다.

도 2는 AlN을 DC 마그네트론 스퍼터법에 의해 형성하기 위한 막형성 온도와 MOCVD법에 의한 AlN층(2 μ m)의 결정성의 관계를 도시한다. 도 2에서, 수직축은 GaN층의 X-선 로킹 커브의 반치폭(초)을 나타낸다. 그래프에서, 점선은 AlN이 MOCVD법(기판온도 : 400 $^{\circ}$ C)에 의해 형성되는 경우에 있어서 GaN층의 X-선 로킹 커브의 반치폭을 나타낸다. 이렇게 얻어진 결정성은 소자의 기능을 구성하는 GaN층에 대하여 충분하다.

도 2의 축전 조건들은 다음과 같다.

기판 : 사파이어 a 면

AlN층 두께 : 640Å

스퍼터 가스 : Ar(8 sccm)/N₂(10 sccm)

DC 파워 : 0.5W(전극면적 182 cm²)

도 2로부터 명백한 바와 같이, 종래 기술에서 소위 저온 비파충의 결정성보다 우수하거나 동일한 결정성을 가지는 GaN층은 스퍼터법에 의해 AlN층을 형성하기 위한 기판 온도가 400℃보다 낮을 때 얻어진다. 기판 온도의 상한이 특별히 한정적이지 않을지라도, 기판 온도는 1200℃이하로 설정하는 것이 바람직하다. 더욱 바람직하게는, 기판 온도는 1000℃이하로 설정해야 한다. 가장 바람직하게는, 기판의 온도는 800℃이하로 설정하여야 한다. 기판의 온도의 상한은 스퍼터 시스템의 경계 사용 온도를 기초로 결정되어야 한다.

도 2의 결과로부터, 제 1층을 제조하고 제 2층(III족 질화물계 화합물 반도체)을 제조하기 위한 재료와 방법은 기판의 재료, 재료(III족 질화물계 화합물), 방법(유기금속 화합물을 원재료로 사용하지 않는)에 관계없이 얻을 수 있다고 생각된다.

제 2의 III족 질화물계 화합물 반도체층

제 2의 III족 질화물계 화합물 반도체층은 소자의 기능을 구성한다. 소자의 예로서는 발광다이오드, 수광다이오드, 레이저 다이오드, 태양전지와 같은 광소자와, 정류기, 다이오드, 트랜지스터와 같은 바이폴라 소자와, FET와 같은 유니폴라 소자와, 마이크로웨이브 소자와 같은 전자 소자를 포함한다. 또한, 본 발명은 이들 소자의 중간체인 적층체에도 적용할 수 있다.

또한, 호모 구조 또는 MIS접합, PIN 접합 또는 p-n접합을 가지는 싱글 또는 더블 헤테로 구조는 발광다이오드 소자의 구조로 사용할 수 있다. 양자정(Quantum well) 구조(싱글 또는 멀티 양자정 구조)도 발광층으로서 사용할 수 있다.

상기한 제 1의 III족 질화물계 화합물층에서 사용된 것과 동일한 재료가 제 2의 III족 질화물계 화합물 반도체층을 형성하기 위한 재료로 사용할 수 있다. 제 2의 III족 질화물계 화합물 반도체층은 임의의 도펀트를 포함하고, n-형 불순물로서 Si, Ge, Se, Te, C 등과, p-형 불순물로서 Mg, Zn, Be, Ca, Sr, Ba 등을 포함할 수 있다.

더욱 우수한 결정성을 얻기 위하여, GaN 또는 Al_xGa_{1-x}N(0 ≤ x ≤ 1)층은 제 1의 III족 질화물계 화합물층과 접촉하는 제 2의 III족 질화물계 화합물 반도체층을 사용한다.

비록, 제 2의 III족 질화물계 화합물 반도체층을 형성하기 위한 방법이 특별히 한정적이지 않을지라도, 이러한 층은 유기금속 화학증착법(MOCVD법) 또는 분자선 에피택셜법(MBE법), 할로겐화합물 증착 에피택셜법(HVPE법), 액상 에피택셜법 등과 같은 공지의 방법으로 형성할 수도 있다.

제 1의 III족 질화물계 화합물층은 제 2의 III족 질화물계 화합물 반도체층에 MOCVD법에 의해 형성될 때 상송하는 기판 온도로 열처리된다.

수소 또는 질소의 단일 가스 또는 수소와 질소의 혼합가스는 MOCVD법이 실시될 때 캐리어 가스로서 사용된다.

한편하면, 제 1의 III족 질화물계 화합물층은 상기한 바와 같이 결정화되도록 수소 또는 질소 가스를 포함하는 혼합 가스와 질소재료가스(암모니아, 히드라진 등) 분위기에서 열처리된다. 이 경우에 있어서, 상기 층의 열처리 온도는 1000℃ 내지 1250℃의 범위로 설정하면 양호하다.

이하에서 본 발명의 실시예를 설명한다.

실시예는 발광 다이오드(10, 발광소자)이며, 그 구조를 도 3에 도시하였다.

각층의 명세는 다음과 같다.

[표 1]

층	성분	도펀트	(두께)
투광성전극 19			
p-형 클래드층 18	p-GaN	Mg	(0.3 μm)
발광층 17	초격자 구조		
양자정층	In _{0.15} Ga _{0.85} N		(35 Å)
배리어층	GaN		(35 Å)
양자정층 및 배리어층의 반복수	1 내지 10		
n-형 클래드층 16	n-GaN	Si	(4 μm)
버퍼층 15	AlN		(640 Å)
기판 11	사파이어(a 면)		(300 μm)

n-형 클래드층(16)은 발광층(17) 속의 저전자 농도 n-층과 버퍼층(15) 속의 고전자 농도 n+층의 2층 구조로

할 수 있다.

발광층(17)은 초격자 구조에 한정되는 것은 아니다. 실금 또는 다불 해터로 구조, 호모 접합 구조 등이 발광층의 구조로 사용될 수 있다.

광밴드 겹을 가지며 마그네슘과 같은 액티브로 도핑된 III족 질화물계 화합물 반도체층은 발광층(17)과 p-형 클래드층(18) 사이에 개재시킬 수 있다. 이러한 기술은 발광층(17)내로 유동하는 전자가 p-형 클래드층(18)내로 확산되는 것을 방지하도록 사용된다. 또한, p-형 클래드층(18) 자체를 Mg이 도핑된 p-AlGaIn으로 형성하여도 좋다.

p-형 클래드층(18)은 발광층(17)측의 저 홀(hole) 농도의 p-층과 전극측상의 고 홀 농도의 p+층으로 된 2층 구조로 할 수도 있다.

상기한 구조를 가진 발광 다이오드는 다음과 같이 제조한다.

우선, 사파이어 기판은 0C 마그네트론 스퍼터 시스템의 반응로내에 넣고 버퍼층(15)을 다음의 조건으로 형성한다.

기판 : 사파이어 a 면

기판온도 : 430℃

AlN층의 두께 : 840Å

스퍼터 가스 : Ar(8 scca)/N₂ (10 scca)

0C 파워 : 0.5W(전극면적 약 182cm²)

그런 다음에, 기판을 MOCVD시스템내로 이송하고, n-형 클래드층(16)과 그 위의 층들에 의해 구성된 제 2의 III족 질화물계 화합물 반도체층은 캐리어 기층으로서 수소 가스를 가지고 벌용적 방법에 의해 형성된다.

메스크를 형성하고 나서, p-형 클래드층(18)과, 발광층(17, 활성층)과 n-형 클래드층(16)은 반응성 이온 에칭으로 일부가 제거되고 n-형 전극 패드(21)를 형성하는 n-형 클래드층(16)이 나타난다.

반도체 표면에 포토 레지스트를 균일하게 도포한 후에, 포토 레지스트는 p-형 클래드층(18)을 노출시켜 사진 식각술에 의해 p-형 클래드층(18)상의 전극형성 부분을 제거한다. Au/Co 광투과 전극층(19)은 종착장치에 의해 노출된 p-형 클래드층(18)에 형성된다.

p-형 전극 패드(20)와 n-형 전극 패드(21)는 상기한 방법과 동일한 방법으로 종착하여 형성된다.

본 발명의 상기 설명은 발광 소자를 예를 들어 설명하였을지라도, 본 발명은 여러가지 종류의 반도체 소자에 적용할 수 있으며 반도체 소자의 중간체인 적층체에도 적용할 수 있다.

본 발명은 본 발명을 구현하기 위한 실시예와 태양에 한정되는 것이 아니며, 본 발명의 사상을 벗어나지 않는 범위 내에서 본 기술 분야에 속하는 자들에 의해 행해질 수 있는 여러가지 변경도 포함된다.

이하에서 다음의 사항을 설명한다.

(1) III족 질화물계 화합물 반도체 소자는: 400℃이상의 온도에서 스퍼터법에 의해 사파이어 기판상에 형성된 AlN버퍼층과; 사파이어 기판이 가열되어 있는 동안에 MOCVD법에 의해 버퍼층에 형성된 III족 질화물계 화합물 반도체층을 구비한다.

(2) 버퍼층은 사파이어 기판의 a 면상에 형성된 상기 (1) 기재의 소자이다.

(3) 수소 또는 질소인 캐리어 가스는 적어도 버퍼층과 접촉하여 III족 질화물계 화합물 반도체층이 형성될 때 MOCVD법에서 사용되는 상기(1) 또는 (2)기재의 소자이다.

(4) 적층체는: 기판과; 50Å 내지 3000Å의 두께를 가지며 유기 금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 형성된 제 1의 III족 질화물계 화합물층과; 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층을 구비한다.

(5) 기판은 사파이어인 (4) 기재의 적층체이다.

(6) 제 1의 III족 질화물계 화합물층은 사파이어 기판의 a 면에 형성된 (5) 기재의 적층체이다.

(7) 유기 금속 화합물을 원재료로 사용하지 않는 방법은: 반응 스퍼터법을 포함하는 스퍼터법; 종착법; 이온 도금법; 레이저 에블레이션법; ECR법중에서 선택되는 (4) 내지 (6) 중의 어느 하나에 기재된 적층체이다.

(8) 제 1의 III족 질화물계 화합물층은 Al_xGa_{1-x}N(0 ≤ x ≤ 1)으로 구성된 (4) 내지 (7) 중의 어느 하나에 기재된 적층체이다.

(9) 제 1의 III족 질화물계 화합물층은 AlN으로 구성된 (4) 내지 (7)중의 어느 하나에 기재된 적층체이다.

(10) 제 1의 III족 질화물계 화합물층의 두께는 100Å 이상 1000Å 이하인 (4) 내지 (9) 중의 어느 하나에 기재된 적층체이다.

(11) 제 1의 III족 질화물계 화합물층은 400℃이하의 온도에서 열처리된 기판상에 형성되는 (4) 내지 (11) 중의 어느 하나에 기재된 적층체이다.

(12) 제 1의 III족 질화물계 화합물층은 수소 가스와 암모니아 가스의 혼합 가스 분위기에서 1000℃ 내지 1250℃의 온도로 열처리 하는 (4) 내지 (11) 중의 어느 하나에 기재된 적층체이다.

(13) 제 2의 III족 질화물계 화합물 반도체층은 MOCVD법에 의해 형성되는 (4) 내지 (12) 중의 어느 하나에 기재된 적층체이다.

(14) 적층체는 : 사파이어 기판과 : 스퍼터법에 의해 사파이어 기판상에 형성되고 50Å 내지 3000Å의 두께를 가지는 제 1의 III족 질화물계 화합물층과 : 사파이어 기판의 온도를 1000℃ 내지 1250℃의 온도를 유지하면서 MOCVD법에 의해 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층을 구비한다.

(15) 제 1의 III족 질화물계 화합물층은 AlN으로 제조되는 (14) 기재의 적층체이다.

(16) 제 1의 III족 질화물계 화합물층은 100Å 이상이고 1000Å 이하인 (14) 또는 (15) 기재의 적층체이다.

(17) 제 2의 III족 질화물계 화합물 반도체를 형성하기 위하여 MOCVD법에서 수소 또는 질소가 캐리어 가스로 사용되는 (14) 내지 (16) 중의 어느 하나에 기재된 적층체이다.

(18) 적층체를 제조하는 방법은 : 스퍼터법에 의해 400℃ 이상의 온도에서 사파이어 기판상에 AlN버퍼층을 형성하는 단계와 : 사파이어 기판을 가열하면서 MOCVD법에 의해 버퍼층상에 제 2의 III족 질화물계 화합물 반도체층을 형성하는 단계를 구비한다.

(19) 버퍼층은 사파이어 기판의 a면 상에 형성되는 (18) 기재의 적층체 제조방법이다.

(20) 제 2의 III족 질화물계 화합물 반도체층이 적어도 형성되어 있는 버퍼층과 접촉할 때 MOCVD법에서 수소 또는 질소가 캐리어 가스로 사용되는 (18) 또는 (19) 기재의 적층체 제조방법이다.

이하에서 본 발명에 따른 제조 방법의 다른 하나의 실시예를 상세히 설명한다.

단계 1

단계 1에서, 제 1의 III족 질화물계 화합물층은 유기금속 화합물을 원재료로 사용하지 않는 다른 어떤 방법에 의해 기판상에 형성된다.

제 1의 III족 질화물계 화합물의 개념은 $Al_xGa_{1-x}In_{1-y}N$ ($0 < x < 1$, $0 < y < 1$, $0 < x+y < 1$)로 표현되는 4원계 화합물과, $Al_xGa_{1-x}N$, $Al_xIn_{1-x}N$, $Ga_yIn_{1-y}N$, ($0 < x < 1$)로 표현되는 3원계 화합물과, AlN, GaN 및 InN으로 표현되는 2원계 화합물을 포함한다.

제 1의 III족 질화물계 화합물층의 두께는 특별히 한정적이지는 않을지라도, 두께는 MOCVD법에 의해 형성된 종래 기술의 버퍼층과 같은 방법으로 100Å 내지 3000Å의 범위가 바람직하다. 더욱 바람직하게는 두께는 100Å 내지 2000Å의 범위이다. 가장 바람직하게는 100Å 내지 300Å의 범위이다.

사파이어 기판상에 다음과 같은 조건으로 OC마그네트론 스퍼터 시스템을 이용하여 고순도의 금속 알루미늄과 질소 가스를 원재료로 하여 반응 스퍼터법을 실행하여 AlN층인 버퍼층을 형성하였다.

[표 2]

	AlN 막 두께	
	600 Å	2000 Å
막 형성 온도 : 430℃	b	c
막 형성 온도 : 실온	/	/

단계 2

단계 2에서, 상기한 바와 같은 스퍼터법에 의해 형성된 제 1의 III족 질화물계 화합물층은 수소 또는 질소와 암모니아 가스를 포함하는 혼합 가스 분위기속에서 열처리된다. 그러므로, 제 1의 III족 질화물계 화합물층의 결정성이 개선되었다.

표 1의 샘플 a 및 d 내의 AlN층(열처리되지 않은)과 샘플 a의 AlN층의 각각의 RHEED패턴을 수소 가스 대 암모니아 가스의 혼합비가 1 : 0.3의 분위기속에서 1000℃(5분)로 열처리한 후에 III족 질화물계 화합물 반도체층의 예로서 촬영하였다. 도 7a는 표 2의 샘플 d의 RHEED패턴을 촬영한 사진이다. 도 7b 및 7c는 표 2의 샘플 a의 RHEED패턴을 각각 다른 촬영 각도로 촬영한 사진이다. 도 7d 및 7e는 수소 가스 대 암모니아 가스의 혼합비가 1 : 0.3의 분위기속에서 1000℃(5분)로 열처리한 후에 샘플 a의 AlN층의 RHEED패턴의 각각 다른 촬영 각도로 촬영한 사진이다.

실온에서 AlN층을 성장시켜 얻어진 샘플 d에서, AlN은 AlN층(도 7a)에서 스코트 관찰되지 않았으므로 비결정질이라는 것을 알게 되었다.

430℃로 성장되고 수소 기스와 암모니아 기스(도 7d 및 7e)를 포함하는 혼합 기스 분위기에서 더 열처리한 샘플 a의 AlN층의 RHEED 패턴과, 상기와 같은 열처리(도 7b 및 7c)를 하지 않고 얻어진 샘플 a의 AlN층의 RHEED 패턴을 비교하면, AlN층을 수소 기스와 암모니아 기스를 포함하는 혼합 기스 분위기속에서 열처리할 때 AlN층의 결정성이 개선된다는 것을 확인할 수 있었다.

수소 기스 또는 질소 기스를 암모니아 기스에 혼합하는 비율은 유량비로서 1 : 1 내지 1 : 0.1의 범위가 바람직하다. 더욱 바람직하게는, 수소 기스 대 암모니아 기스의 혼합 비율은 1 : 0.5 내지 1 : 0.1의 범위이다. 가장 바람직하게는, 수소 기스 또는 질소 기스 또는 질소 기스 대 암모니아 기스의 혼합 비율은 1 : 0.3이다.

열처리 조건은 1000℃ 내지 1250℃ 범위이다. 더욱 바람직하게는, 1050℃ 내지 1200℃ 범위이다. 가장 바람직하게는, 1100℃ 내지 1150℃ 범위이다.

단계 3

단계 3에서, 제 2의 III족 질화물계 화합물 반도체층은 제 1의 III족 질화물계 화합물층상에 형성된다.

제 2의 III족 질화물계 화합물 반도체는 일반식 $Al_xGa_{1-x}In_{1-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)으로 나타내고, 붕소(B), 탄소(C)와 같은 다른 III족 원소를 포함 할 수 있으며, 여기에서 질소(N)의 일부는 붕소(B), 탄소(C), 안티몬(Sb) 또는 비스무트(Bi)로 치환될 수 있다. III족 질화물계 화합물 반도체는 임의의 도펀트를 포함할 수 있다.

III족 질화물계 화합물 반도체층을 형성하는 방법은 특별히 한정되어 있지는 않다. 예를 들면, III족 질화물계 화합물 반도체층은 공지의 MOCVD법에 의해 형성된다. 또한, III족 질화물계 화합물 반도체층은 또한 공지의 MBE법, HVPE법 등에 의해 형성할 수도 있다.

MOCVD법이 III족 질화물계 화합물 반도체층을 성장시키기 위해 사용될 때, 샘플을 MOCVD 장치의 서셉터에 장착하고 MOCVD 장치의 반응로에서 단계 2를 행하는 것은 제조 단계를 줄여주는 견지에서 바람직하다. 이 경우에 있어서, 열처리 온도의 상한은 반응로의 성능에 기초하여 결정된다. 범용 MOCVD 장치에서, 반응 온도의 상한은 1250℃ 이다. 이는 석영이 구성부품으로 이용되기 때문이다. 석영이 사용되지 않는다면, 더 높은 온도에서 열처리를 할 수 있다.

또한, 열처리 온도가 제 2의 III족 질화물계 화합물 반도체층이 성장되기 위한 온도와 실제적으로 동일하게 설정하였을 때 온도 재이가 용이하여 바람직하다.

표 2의 샘플 a 내지 d의 각 샘플내의 AlN층은 수소 기스와 암모니아 기스가 혼합되어 1 : 0.3의 비율의 분위기속에서 1000℃ (5 분)로 가열되고 MOCVD법에 의해 4 μm 두께의 GaN층이 1100℃에서 성장하였다. 상기 한 방법으로 얻어진 GaN층의 표면을 광학 현미경으로 촬영하였다. 도 8은 샘플 a를, 도 9는 샘플 b를, 도 10은 샘플 c를, 도 11은 샘플 d를 도시한다.

현미경 사진으로부터, 샘플 a 내지 c의 각각의 AlN층에 형성된 GaN층의 표면은 결면이라는 것을 알았다. 그러므로, 우수한 결정성을 가진 다른 III족 질화물계 화합물 반도체층은 GaN층의 표면에서 더 성장시킬 수 있다.

한편, 샘플 d의 AlN층상에 형성된 GaN층의 표면은 결면으로 되지 않았다. 이러한 결과는 GaN 성장 온도가 900℃ 내지 1200℃의 넓은 범위에서 같은 결과를 보인다.

이상의 결과로부터, 유기 알루미늄을 원재로 사용하지 않는 방법에 의해 제 1의 III족 질화물계 화합물층을 형성하기 위한 온도는 200℃ 내지 800℃의 범위가 바람직하다. 더 바람직하게는, 온도는 300℃ 내지 800℃ 범위이다. 가장 바람직하게는, 온도는 400℃ 내지 800℃ 범위이다.

표 2의 샘플 a 내지 c의 각 샘플내의 AlN층은 수소 기스와 암모니아 기스가 혼합되어 1 : 0.3의 비율의 분위기속에서 1000℃ (5 분)로 가열되고 MOCVD법에 의해 4 μm 두께의 GaN층이 1100℃에서 성장하였다. GaN층의 두께를 4 μm로 한 이유는 일반적인 발광 소자에 있어서 버퍼층상에 통상적으로 형성되는 III족 질화물계 화합물 반도체층이 그 정도의 두께를 가지기 때문이다. 도 4 내지 6은 상기한 방법에 의해 얻어진 4 μm 두께의 각각의 GaN층들의 로링 커브이다. 또한, 로링 커브는 필립스제 X-선 회절 장치(X-pert)를 이용하여 ω -2 θ 스캔을 실행하여 얻은 것이다.

도 4 내지 도 6의 GaN층의 결정성은 MOCVD법에 의해 형성된 AlN 층과 같은 III족 질화물계 화합물 반도체의 버퍼층상에 MOCVD법에 의해 형성된 GaN층의 결정성보다 더 우수 또는 동등하다. 즉, 도 4 내지 6의 결과는 소결의 분위기속에서 열처리하고 소파처리하여 형성된 버퍼층상에 형성된 제 2의 III족 질화물계 화합물 반도체층이 충분히 실용화될 수 있다는 것을 뒷받침 해준다.

반도체 소자는 상기한 방법으로 형성된 제 2의 III족 질화물계 화합물 반도체층에 의해 구성된다. 공지의 다른 해대로 구조 또는 공지의 초격자 구조는 발광 소자의 경우에 사용될 수 있다. 또한, FEI 구조로 대표되는 기능 소자를 구성할 수도 있다.

도 3에 도시된 발광 소자(10)는 본 실시예에 따른 제조 방법에 의해 제조된다. 본 실시예의 발광 소자(10)의 각층의 명세는 다음과 같다.

[표 3]

층	성분	도펀트	(두께)
광투과 전극 19			
p-형 플레드층 18	p-GaN	Mg	(3,000Å)
발광층 17	초격자 구조		
양자정층	In _{0.15} Ga _{0.85} N		(35Å)
배리어층	GaN		(35Å)
양자정층 및 배리어층의 반복수	1 내지 10		
n-형 플레드층 16	n-GaN	Si	(25,000Å)
버퍼층 15	AlN		(150Å)
기판 11	사파이어 (a 면)		(300mm)

발광 소자(10)의 제조에 있어서, 우선 사파이어 기판(11)을 DC마그네트론 스퍼터 시스템에 장착한다. 고순도 알루미늄을 타겟으로 하고 아르곤 가스와 수소 가스를 스퍼터 가스로 사용하여 사파이어 기판상에 AlN 버퍼층(15)을 형성한다. 이 경우에, 기판은 430℃를 유지한다.

그 다음에, 버퍼층(15)을 가지는 기판(11)은 스퍼터 시스템으로부터 꺼내고 MOCVD 장치의 반응실 서셉터에 장착한다. 기판(11)을 1000℃ 이상으로 가열하고 수소 가스를 분당 10 리터와 암모니아를 분당 3 리터씩 유동시키면서 5분간 발치한다.

그런 다음에, n-형 플레드층(16)과, 발광층(17)과, p-형 플레드층(18)은 MOCVD법의 보통의 방법에 의해 성장시킨다.

p-형 플레드층(18)을 형성한 다음에, p-형 플레드층(18)과, 발광층(17)과, n-형 플레드층(16)의 일부는 반응이온 에칭에 의해 제거된다. 그리고 나서, n-형 전극 패드(21)는 증착법에 의해 n-형 플레드층(16)의 에칭된 표면에 형성된다.

금을 포함하는 박막으로 구성된 광투과 전극(19)은 p-형 플레드층(18)의 실질적으로 전체 상부 평면을 덮도록 적층된다. 또한 금을 포함하는 재료로 구성된 p-형 전극 패드(20)는 증착법에 의해 광투과 전극(19)상에 형성된다.

본 발명에 따라 더욱 우수한 제 2의 III족 질화물계 화합물 반도체층을 형성할 수 있다는 사실에 따라서, 종래 기술의 발광 다이오드보다 더 우수하거나 그와 동등한 발광 효율을 가진 발광 다이오드를 제조할 수 있어서, 본 발명은 산업상 이용성이 매우 높은 것으로 판명되었다.

본 발명에 따른 소자는 상기한 발광 다이오드에 한정되는 것이 아니라 수광 다이오드, 레이저 다이오드, 태양 전지와 같은 다른 광학 소자와, 다이오드, 트랜지스터 등과 같은 바이폴라 소자와, FET 등과 같은 유니폴라 소자와, 마이크로 웨이브 소자와 같은 전자 소자에도 적용할 수 있다.

또한, 본 발명은 이들 소자의 공간채로서의 적용에도 적용할 수 있다.

본 발명은 본 발명의 실시예 및 실시형태에 한정되는 것이 아니라 특허 청구의 범위를 일탈하지 않는 범위에서 본 기술 분야에 숙달된자들이 생각해 낼 수 있는 여러가지 변형을 포함한다.

이하에서 다음 사항을 설명한다.

(21) III족 질화물계 화합물 반도체 소자를 제조 하기 위한 방법으로서, 유기금속 화합물을 원재료로 사용하지 않는 방법은 DC 마그네트론 스퍼터법인 제조방법이다.

(22) 제 1의 III족 질화물계 화합물 반도체층은 도전층으로서 II족 원소, IV족 원소 및 VI족 원소로 구성된 그룹으로부터 적어도 한 성분을 선택하는 (21) 기재의 제조 방법이다.

(23) AlN으로 이루어진 제 1의 III족 질화물계 화합물 반도체층은 도전층으로서 Si, Ge, S, Te, Mg 및 Zn으로 구성된 그룹으로부터 하나의 성분이 선택되는 (21) 기재의 제조 방법이다.

(24) III족 질화물계 화합물 반도체 소자에 있어서, 기판이 사파이어인 소자이다.

(25) III족 질화물계 화합물 반도체는 사파이어 기판의 a 면상에 형성된 (24) 기재의 소자이다.

(26) 유기금속 화합물을 원재료로 사용하지 않는 방법은 반응 스퍼터법을 포함하는 스퍼터법; 증착법; 이온 도금법; 레이저 증착법; ECR법으로 구성된 그룹에서 선택하는 (24) 또는 (25) 기재의 소자이다.

(27) 제 1의 III족 질화물계 화합물 반도체층은 Al_xGa_{1-x}N (0 ≤ x ≤ 1)로 구성된 (24) 내지 (26) 중의 어느 하나에 기재된 소자이다.

(28) 제 1의 III족 질화물계 화합물 반도체층은 AlN으로 구성된 (24) 내지 (26) 중의 어느 하나에 기재된 소자이다.

- (29) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 1인 (24) 내지 (28) 중의 어느 하나에 기재된 소자이다.
- (30) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 0.5인 (24) 내지 (28) 중의 어느 하나에 기재된 소자이다.
- (31) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 약 1 : 0.3인 (24) 내지 (28) 중의 어느 하나에 기재된 소자이다.
- (32) 제 1의 III족 질화물계 화합물 반도체층은 1000℃ 내지 1250℃ 범위의 온도로 열처리되는(24) 내지 (31) 중의 어느 하나에 기재된 소자이다.
- (33) 제 2의 III족 질화물계 화합물 반도체층은 유기금속 화합물을 원재료로 사용하는 방법에 의해 형성되는 (24) 내지 (32) 어느 하나에 기재된 소자이다.
- (34) 유기금속 화합물을 원재료로 사용하는 방법은 MOCVD법인 (33)에 기재된 소자이다.
- (35) MOCVD법에 의해 III족 질화물계 화합물 반도체를 성장시키는 온도는 1000℃이하인 (34)에 기재된 소자이다.
- (36) 유기금속 화합물을 원재료로 사용하지 않는 방법은 DC 마그네트론 스퍼터법인 (26)에 기재된 소자이다.
- (37) 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 II족 원소, IV족 원소 및 VI족 원소로 구성된 그룹으로부터 적어도 한 성분을 선택하는 (24) 내지 (36) 중의 어느 하나에 기재된 소자이다.
- (38) AlN으로 이루어진 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 Si, Ge, S, Te, Mo 및 Zn으로 구성된 그룹으로부터 하나의 성분이 선택되는 (24) 내지 (36) 중의 어느 하나에 기재된 소자이다.
- (39) 적층체를 제조하는 방법에 있어서: 유기금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 제 1의 III족 질화물계 화합물 반도체층을 형성하는 단계와: 수소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기 속에서 제 1의 III족 질화물계 화합물 반도체층을 열처리하는 단계와: 제 1의 III족 질화물계 화합물 반도체층상에 제 2의 III족 질화물계 화합물 반도체층을 형성하는 단계를 구비하는 적층체 제조방법이다.
- (40) 기판이 사파이어인 (39) 기재의 적층체 제조방법이다.
- (41) III족 질화물계 화합물 반도체는 사파이어 기판의 a 면상에 형성된(40) 기재의 적층체 제조방법이다.
- (42) 유기금속 화합물을 원재료로 사용하지 않는 방법은 반응 스퍼터법을 포함하는 스퍼터법: 중착법: 이온 도금법: 레이저 절제법: ECR법으로 구성된 그룹에서 선택하는 (39) 내지 (41) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (43) 제 1의 III족 질화물계 화합물 반도체층은 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)로 구성된 (39) 내지 (42) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (44) 제 1의 III족 질화물계 화합물 반도체층은 AlN으로 구성된 (39) 내지 (42) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (45) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 1인 (39) 내지 (44) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (46) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 0.5인 (39) 내지 (44) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (47) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 약 1 : 0.3인 (39) 내지 (44) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (48) 제 1의 III족 질화물계 화합물 반도체층은 1000℃ 내지 1250℃ 범위의 온도로 열처리되는(39) 내지 (47) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (49) 제 2의 III족 질화물계 화합물 반도체층은 유기금속 화합물을 원재료로 사용하는 방법에 의해 형성되는 (39) 내지 (48) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (50) 유기금속 화합물을 원재료로 사용하는 방법은 MOCVD법인 (49) 기재의 적층체 제조방법이다.
- (51) MOCVD법에 의해 III족 질화물계 화합물 반도체를 성장시키는 온도는 1000℃이하인 (50)에 기재된 적층체 제조방법이다.
- (52) 제 1의 III족 질화물계 화합물 반도체의 버퍼층과, 상기 버퍼층상에 형성된 제 2의 III족 질화물계 화합물 반도체를 구비한 적층체에 있어서, 버퍼층은 유기금속 화합물을 사용하지 않는 방법에 의해 형성되고 제 2의 III족 질화물계 화합물 반도체층이 형성되기 전에 수소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기속에서 열처리한 적층체이다.
- (53) 유기금속 화합물을 원재료로 사용하지 않는 방법은 DC 마그네트론 스퍼터법인 (42)에 기재된 적층체 제조방법이다.
- (54) 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 II족 원소, IV족 원소 및 VI족 원소로 구성된 그룹으로부터 적어도 한 성분을 선택하는 (39) 내지 (51)과 (53) 중의 어느 하나에 기재된 적층체 제조방법이다.

- (55) AlN으로 이루어진 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 Si, Ge, S, Te, Mg 및 Zn으로 구성된 그룹으로부터 하나의 성분이 선택되는 (39) 내지 (51)과 (53) 중의 어느 하나에 기재된 적층체 제조방법이다.
- (56) 기판이 사파이어인 (52) 기재의 적층체이다.
- (57) III족 질화물계 화합물 반도체는 사파이어 기판의 a 면상에 형성된 (58) 기재의 적층체이다.
- (58) 유기금속 화합물을 원재료로 사용하지 않는 방법은 반응 스퍼터법을 포함하는 스퍼터법; 증착법; 이온 도금법; 레이저 절제법; ECR법으로 구성된 그룹에서 선택하는 (52), (56), (57) 중의 어느 하나에 기재된 적층체이다.
- (59) 제 1의 III족 질화물계 화합물 반도체층은 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)로 구성된 (52), (56) 내지 (58) 중의 어느 하나에 기재된 적층체이다.
- (60) 제 1의 III족 질화물계 화합물 반도체층은 AlN으로 구성된 (52), (56) 내지 (58) 중의 어느 하나에 기재된 적층체이다.
- (61) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 1인 (52), (56) 내지 (60) 중의 어느 하나에 기재된 적층체이다.
- (62) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 0.5인 (52), (56) 내지 (60) 중의 어느 하나에 기재된 적층체이다.
- (63) 수소 가스 대 암모니아 가스의 혼합비는 유량비로서 약 1 : 0.3인 (52), (56) 내지 (60) 중의 어느 하나에 기재된 적층체이다.
- (64) 제 1의 III족 질화물계 화합물 반도체층은 1000℃ 내지 1250℃ 범위의 온도로 열처리되는 (52), (56) 내지 (63) 중의 어느 하나에 기재된 적층체이다.
- (65) 제 2의 III족 질화물계 화합물 반도체층은 유기금속 화합물을 원재료로 사용하는 방법에 의해 형성되는 (52), (56) 내지 (64) 중의 어느 하나에 기재된 적층체이다.
- (66) 유기금속 화합물을 원재료로 사용하는 방법은 MOCVD법인 (65) 기재의 적층체이다.
- (67) MOCVD법에 의해 III족 질화물계 화합물 반도체를 성장시키는 온도는 1000℃이하인 (66)에 기재된 적층체이다.
- (68) 유기금속 화합물을 원재료로 사용하지 않는 방법은 DC 마그네트론 스퍼터법인 (58)에 기재된 적층체이다.
- (69) 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 II족 원소, IV족 원소 및 VI족 원소로 구성된 그룹으로부터 적어도 한 성분을 선택하는 (52), (56) 내지 (68) 중의 어느 하나에 기재된 적층체이다.
- (70) AlN으로 이루어진 제 1의 III족 질화물계 화합물 반도체층은 도펀트로서 Si, Ge, S, Te, Mg 및 Zn으로 구성된 그룹으로부터 하나의 성분이 선택되는 (52), (56) 내지 (68) 중의 어느 하나에 기재된 적층체이다.

발명의 효과

본 발명에 따라 더욱 우수한 제 2의 III족 질화물계 화합물 반도체층을 형성할 수 있다는 사실에 따라서, 종래 기술의 발광 다이오드보다 더 우수하거나 그와 동등한 발광 효율을 가진 발광 다이오드를 제조할 수 있어서, 본 발명은 산업상 이용성이 매우 높다.

(57) 청구의 범위

청구항 1

Ⅲ족 질화물계 화합물 반도체 소자에 있어서,

기판과;

50Å 내지 3000Å의 두께를 가지며 유기 금속 화합물을 원재료로 사용하지 않는 방법에 의해 상기 기판상에 형성된 제 1의 Ⅲ족 질화물계 화합물층과;

상기 제 1의 Ⅲ족 질화물계 화합물층상에 형성된 제 2의 Ⅲ족 질화물계 화합물 반도체층을 구비한 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 2

제 1 항에 있어서,

상기 기판은 사파이어인 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 3

제 2 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층은 상기 사파이어 기판의 a 면에 형성된 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 4

제 1 항에 있어서,

상기 유기 금속 화합물을 원재료로 사용하지 않는 방법은 : 반응 스퍼터법을 포함하는 스퍼터법; 증착법; 이온 도금법; 레이저 에블레이션법; ECR법중에서 선택되는 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 5

제 1 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층은 $Al_xGa_{1-x}N(0 \leq x \leq 1)$ 으로 구성된 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 6

제 1 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층은 AlN으로 구성된 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 7

제 1 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층의 두께는 100Å 이상 1000Å이하인 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 8

제 1 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층은 400℃이하의 온도에서 열처리된 상기 기판상에 형성되는 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 9

제 1 항에 있어서,

상기 제 1의 Ⅲ족 질화물계 화합물층은 수소 가스 또는 질소 가스와 암모니아 가스의 혼합 가스 분위기속에서 1000℃ 내지 1250℃의 온도로 열처리 하는 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 10

제 1 항에 있어서,

상기 제 2의 Ⅲ족 질화물계 화합물 반도체층은 MOCVD법에 의해 형성되는 것을 특징으로 하는 Ⅲ족 질화물계 화합물 반도체 소자.

청구항 11

III족 질화물계 화합물 반도체 소자에 있어서,

사파이어 기판과:

50Å 내지 3000Å의 두께를 가지며 스퍼터법에 의해 상기 사파이어 기판상에 형성된 제 1의 III족 질화물계 화합물층과:

상기 사파이어 기판의 온도를 1000℃ 내지 1250℃의 온도를 유지하면서 MOCVD법에 의해 상기 제 1의 III족 질화물계 화합물층상에 형성된 제 2의 III족 질화물계 화합물 반도체층을 구비한 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자.

청구항 12

제 11 항에 있어서,

상기 제 1의 III족 질화물계 화합물층은 AlN으로 구성된 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자.

청구항 13

제 11 항에 있어서,

상기 제 1의 III족 질화물계 화합물층의 두께는 100Å 이상 1000Å이하인 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자.

청구항 14

제 11 항에 있어서,

상기 제 2의 III족 질화물계 화합물 반도체를 형성하기 위하여 MOCVD법에서 수소 또는 질소가 캐리어 가스로 사용되는 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자.

청구항 15

III족 질화물계 화합물 반도체 소자를 제조하기 위한 방법에 있어서,

스퍼터법에 의해 400℃ 이하의 온도로 사파이어 기판상에 AlN으로 이루어진 버퍼층을 형성하는 단계와:

MOCVD법에 의해 상기 사파이어 기판을 가열하는 동안에 상기 버퍼층상에 III족 질화물계 화합물 반도체층을 형성하는 단계를 구비한 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 16

제 15 항에 있어서,

상기 버퍼층은 상기 사파이어 기판의 a 면상에 형성된 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 17

제 15 항에 있어서,

수소 또는 질소인 캐리어 가스는 적어도 버퍼층과 접촉하여 III족 질화물계 화합물 반도체층이 형성될 때 MOCVD법에서 사용되는 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 18

III족 질화물계 화합물 반도체 소자를 제조하기 위한 방법에 있어서,

유기금속 화합물을 원재료로 사용하지 않는 방법에 의해 기판상에 제 1의 III족 질화물계 화합물층을 형성하는 단계와:

수소 또는 질소 가스와 암모니아 가스를 포함하는 혼합 가스 분위기속에서 상기 제 1의 III족 질화물계 화합물층을 열처리 하는 단계와:

상기 제 1의 III족 질화물계 화합물층상에 제 2의 III족 질화물계 화합물 반도체층을 형성하는 단계를 구비한 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 19

제 18 항에 있어서,

상기 기판은 사파이어 기판을 구비한 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조 방법.

청구항 20

제 19 항에 있어서,

상기 제 1의 III족 질화물계 화합물층은 상기 사파이어 기판의 a 면에 형성된 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 21

제 18 항에 있어서,

상기 유기금속 화합물을 원재료로 사용하지 않는 방법은 반응 스퍼터법을 포함하는 스퍼터법; 중
작법: 이온 도금법; 레이저 증착법; ECR법으로 구성된 그룹에서 선택하는 것을 특징으로 하는 III족 질화물
계 화합물 반도체 소자 제조방법.

청구항 22

제 18 항에 있어서,

상기 제 1의 III족 질화물계 화합물층은 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)로 구성된 것을 특징으로 하는 III족
질화물계 화합물 반도체 소자 제조방법.

청구항 23

제 18 항에 있어서,

상기 제 1의 III족 질화물계 화합물층은 AlN으로 구성된 것을 특징으로 하는 III족 질화물계 화합물
반도체 소자 제조방법.

청구항 24

제 18 항에 있어서,

상기 수소 가스 또는 질소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 1인
것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 25

제 18 항에 있어서,

상기 수소 가스 또는 질소 가스 대 암모니아 가스의 혼합비는 유량비로서 1 : 0.1 내지 1 : 0.5인
것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 26

제 18 항에 있어서,

상기 수소 가스 또는 질소 가스 대 암모니아 가스의 혼합비는 유량비로서 실제로 1 : 0.3인
것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 27

제 18 항에 있어서,

상기 제 1의 III족 질화물계 화합물층은 1000℃ 내지 1250℃ 범위의 온도로 열처리되는 것을 특징
으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 28

제 18 항에 있어서,

상기 제 2의 III족 질화물계 화합물 반도체층은 유기금속 화합물을 원재료로 사용하는 방법에 의해
형성되는 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 29

제 28 항에 있어서,

상기 유기금속 화합물을 원재료로 사용하는 방법은 MOCVD법인 것을 특징으로 하는 III족 질화물계
화합물 반도체 소자 제조방법.

청구항 30

제 28 항에 있어서,

상기 MOCVD법에 의해 제 2의 III족 질화물계 화합물 반도체를 성장시키는 온도는 1000℃이하인 것을 특징으
로 하는 III족 질화물계 화합물 반도체 소자 제조방법.

청구항 31

III족 질화물계 화합물 반도체 소자에 있어서,

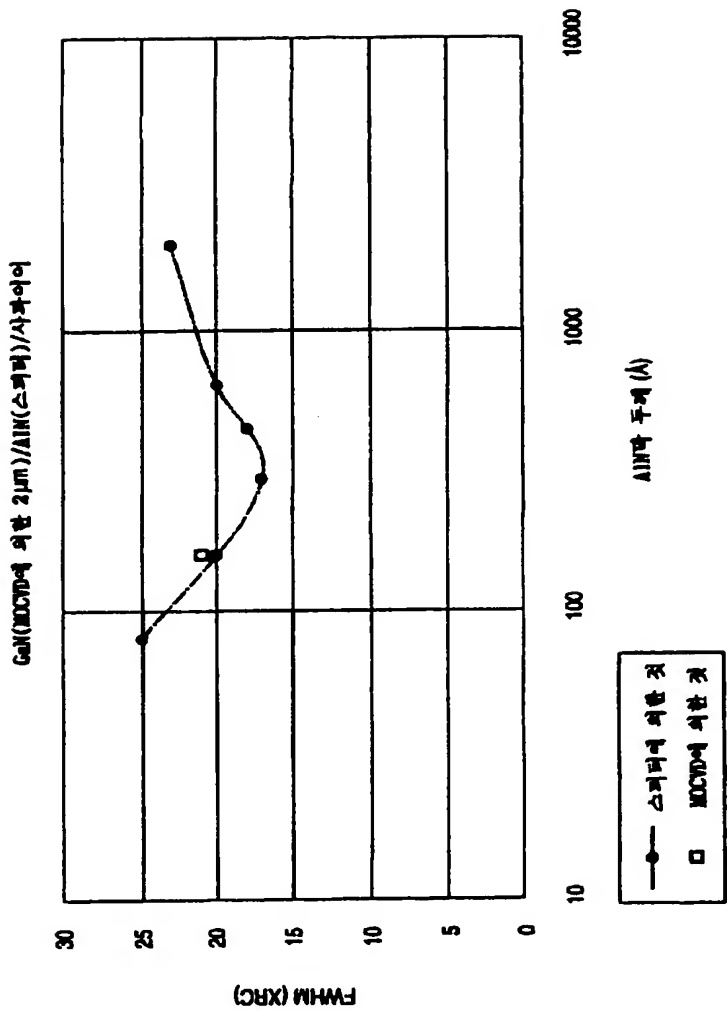
제 1의 III족 질화물계 화합물로 이루어진 버퍼층과;

상기 버퍼층상에 형성된 제 2의 III족 질화물계 화합물 반도체층을 구비하고;

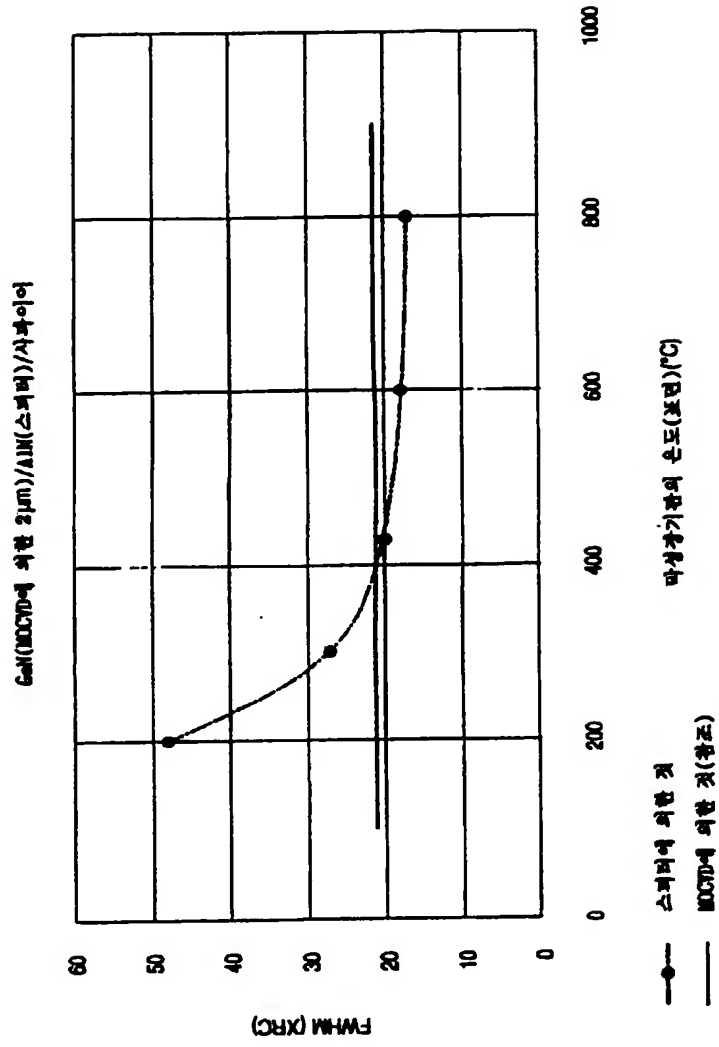
상기 버퍼층은 유기금속 화합물을 원재료로 사용하지 않는 방법에 의해 형성되고 제 2의 III족 질
화물계 화합물 반도체층이 형성되기 전에 수소 가스 또는 질소 가스와 암모니아 가스를 포함하는 혼합 가
스 분위기 속에서 열처리되는 것을 특징으로 하는 III족 질화물계 화합물 반도체 소자.

도 3

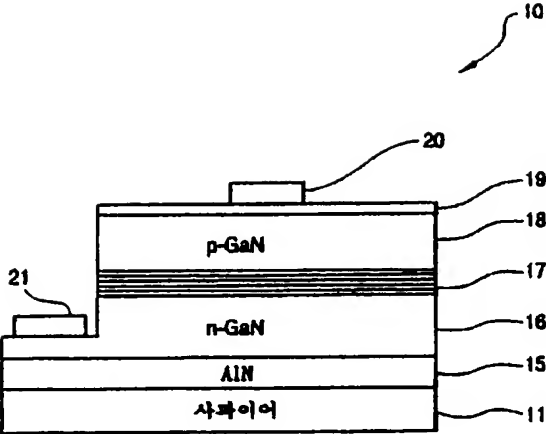
도 3



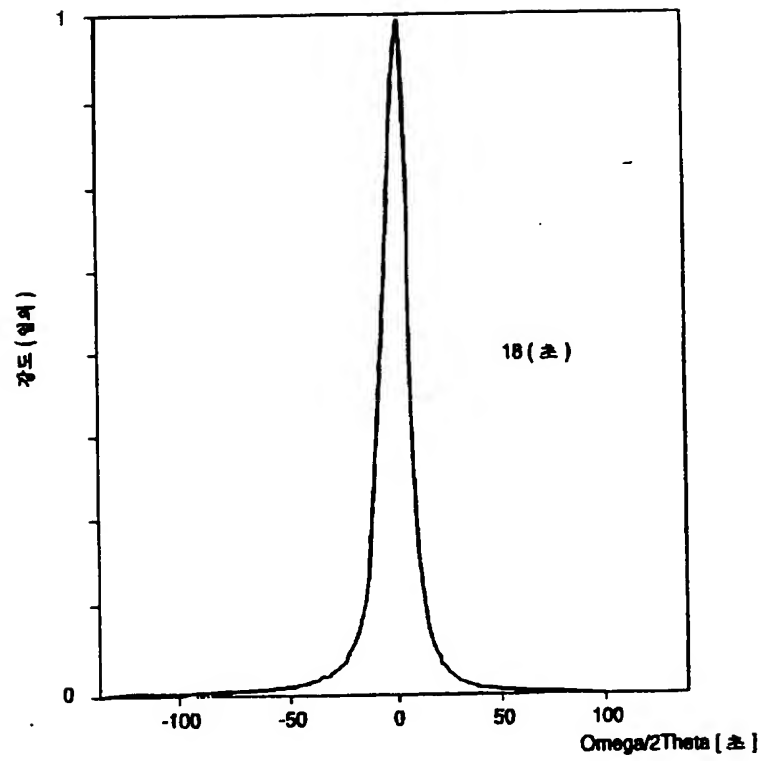
도 22



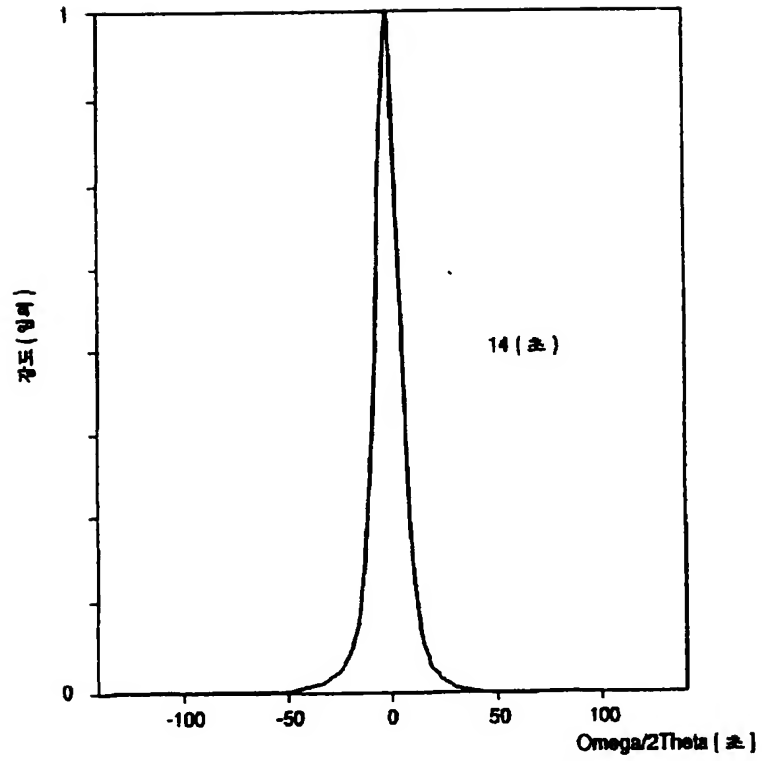
도면3



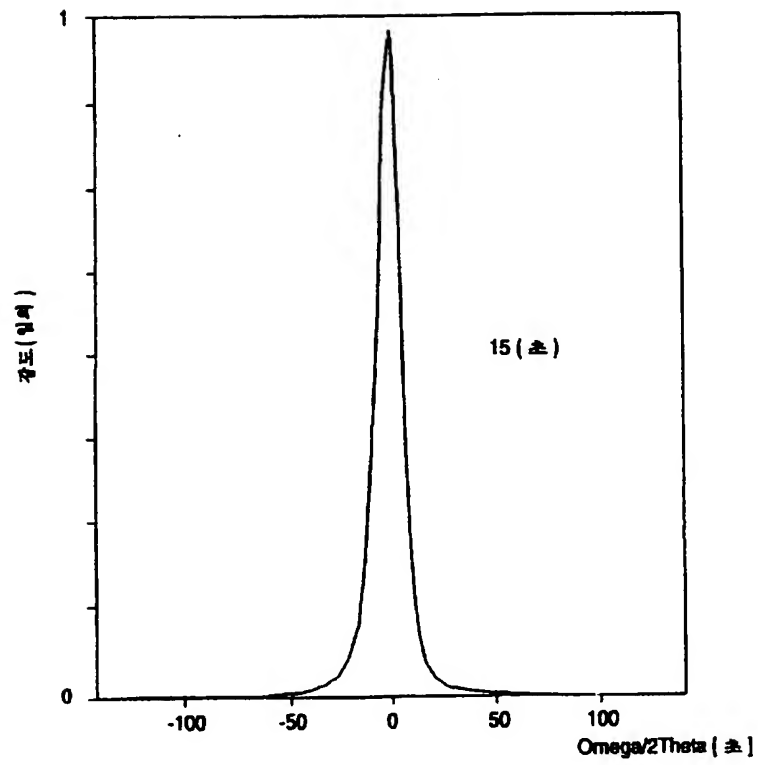
도면4



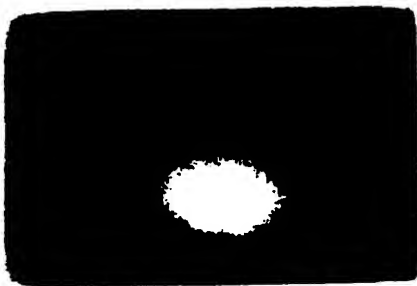
도면5



도 26



도 27a



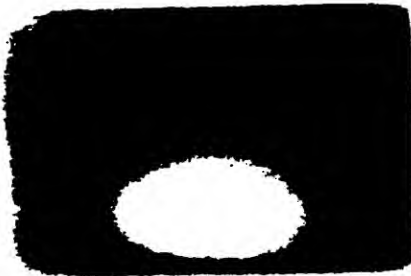
25-20

25-20

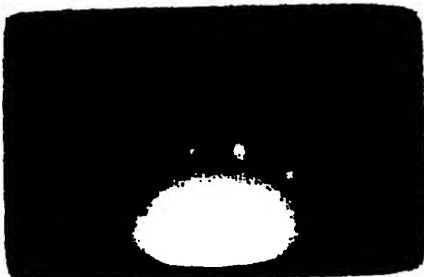
도면7b



도면7c



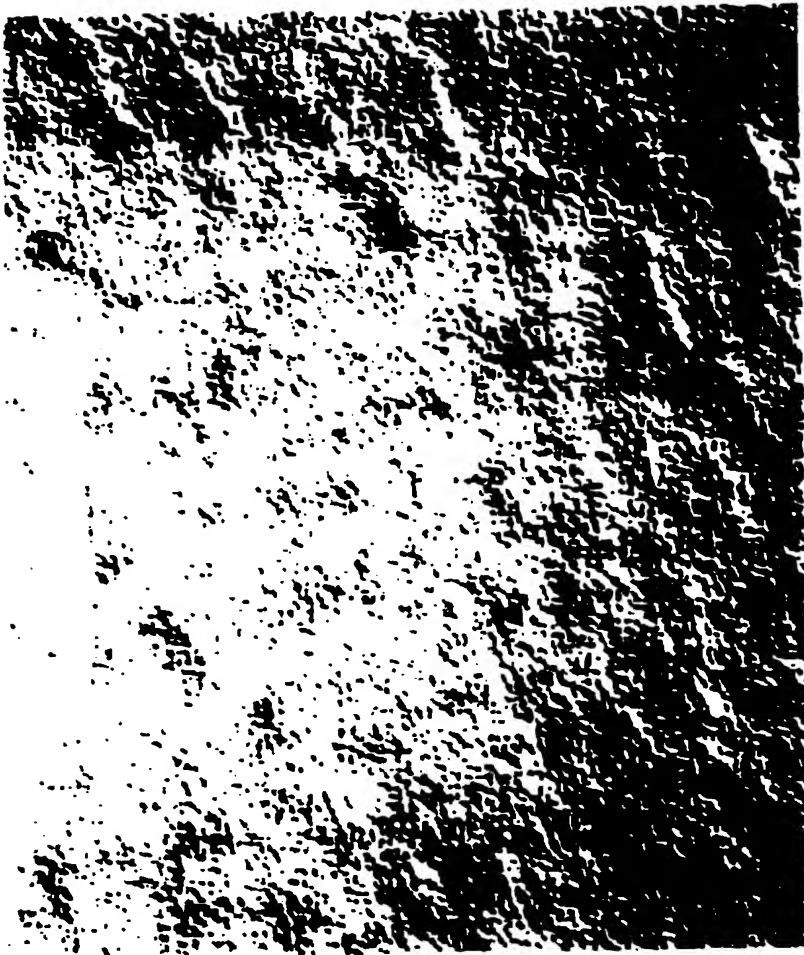
도면7d



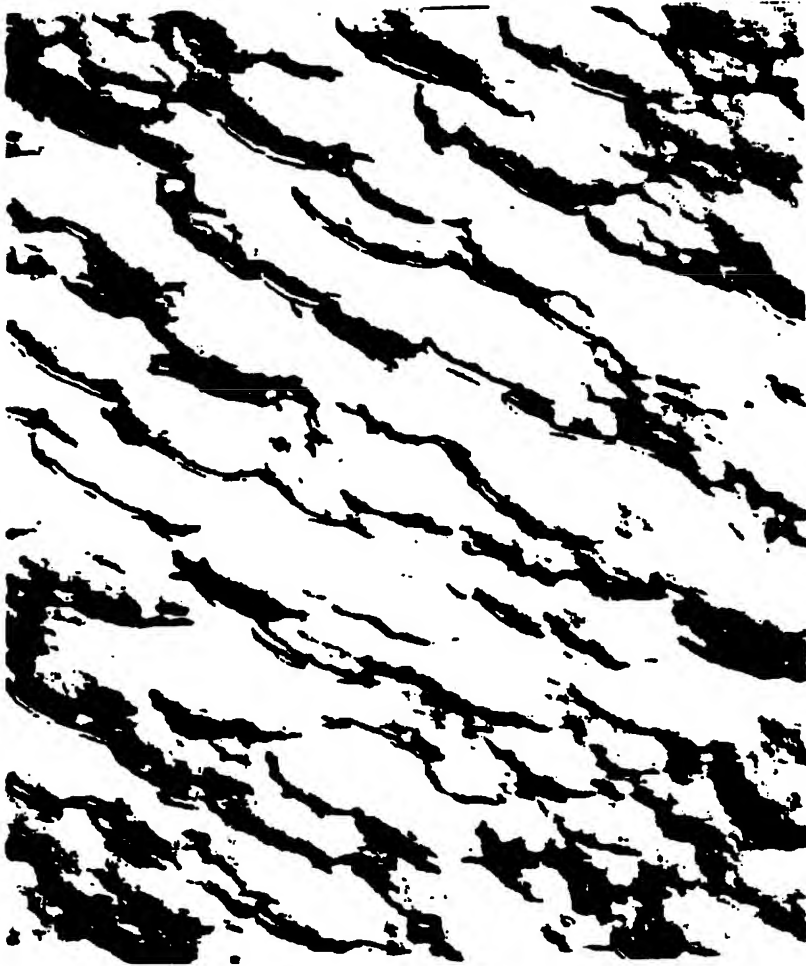
도면7a



도면8



도면 9

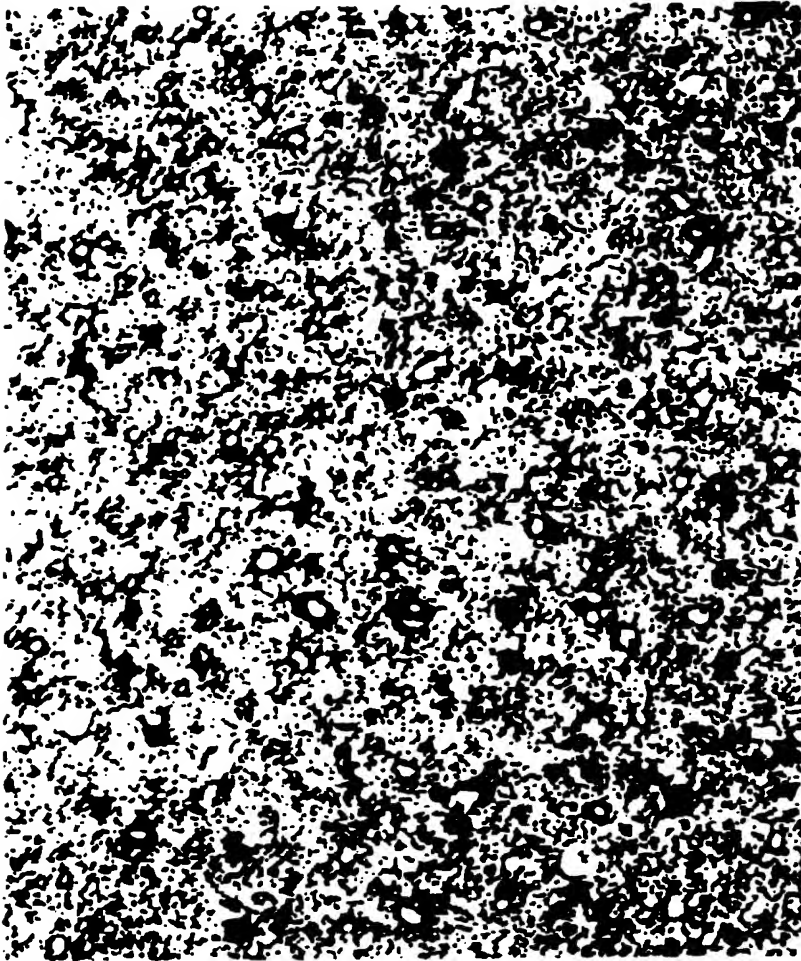


25-23

도면 10



도면 11



25-25

25-25



(12) **EUROPEAN PATENT APPLICATION**

(43) Date of publication:
04.10.2000 Bulletin 2000/40

(51) Int. Cl.⁷: **H01L 21/20, C30B 29/40**

(21) Application number: **00104342.1**

(22) Date of filing: **02.03.2000**

(84) Designated Contracting States:
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE**
Designated Extension States:
AL LT LV MK RO SI

(30) Priority: **31.03.1999 JP 13047599**
21.09.1999 JP 26649999

(71) Applicant:
Toyoda Gosei Co., Ltd.
Nishikasugai-gun, Aichi (JP)

(72) Inventors:
• **Shibata, Naoki**
Bisai-shi, Aichi (JP)
• **Ito, Jun**
Inazawa-shi, Aichi (JP)

- **Chiyo, Toshiaki**
Ama-gun, Aichi (JP)
- **Asami, Shizuyo**
Inazawa-shi, Aichi (JP)
- **Watanabe, Hiroshi**
Ichinomiya-shi, Aichi (JP)
- **Senda, Masanobu**
Niwa-gun, Aichi (JP)
- **Asami, Shinya**
Inazawa-shi, Aichi (JP)

(74) Representative:
Koepe, Gerd L., Dipl.-Chem.
Blumbach, Kramer & Partner GbR,
Patentanwälte,
Radeckestrasse 43
81245 München (DE)

(54) **Group III nitride compound semiconductor device and method of producing the same**

(57) A first group III nitride compound layer, which is formed on a substrate by a method not using metal organic compounds as raw materials, is heated in an atmosphere of a mixture gas containing a hydrogen or nitrogen gas and an ammonia gas, so that the crystallinity of a second group III nitride compound semiconductor layer formed on the first group III nitride compound layer is improved. When the first group III nitride compound layer is formed on a substrate by a sputtering method, the thickness of the first group III nitride compound layer is set to be in a range of from 50Å to 3000Å.

Description**BACKGROUND OF THE INVENTION****1. Field of the Invention**

[0001] The present invention relates to a group III nitride compound semiconductor device and a method of producing the same.

[0002] The present application is based on Japanese Patent Applications No. Hei. 11-130475 and 11-266499, which are incorporated herein by reference.

2. Description of the Related Art

[0003] A group III nitride compound semiconductor device such as a blue light-emitting device, or the like, was produced by the steps of: growing a buffer layer of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) on a sapphire substrate by a metal organic chemical vapor deposition method (abbreviated as "MOCVD method" in this specification); and further growing a group III nitride compound semiconductor layer on the buffer layer by the same MOCVD method.

[0004] In the MOCVD method, an ammonia gas and gases of group III metal alkyl compounds such as trimethylaluminum (TMA), trimethylgallium (TMG) and trimethylindium (TMI) are supplied onto a substrate heated to an appropriate temperature and are thermally decomposed so that a film of a desired crystal is formed on the substrate. On this occasion, metal organic compounds such as TMA, and so on, which serve as raw-material gases for forming the buffer layer, are expensive. This was a factor of increasing the cost of the group III nitride compound semiconductor device.

[0005] If the buffer layer of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) is formed by a method other than the MOCVD method, the use of metal organic compounds such as TMA, TMG, and so on, can be avoided. For example, Japanese Patent Publication No. Hei. 5-86646 has proposed a method in which a buffer layer is formed by a high-frequency sputtering method; group III metal organic compounds are supplied to the buffer layer after the buffer layer is heated (to a temperature of from 800°C to 1000°C) in an atmosphere containing an ammonia gas (ammonia and nitrogen in an embodiment); and then the group III metal organic compounds are decomposed on a heated substrate so that a nitride film thereof is vapor-grown and $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) of the same composition is grown on the buffer layer. Raw materials used for forming the buffer layer of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) by the high-frequency sputtering method are high-purity metallic aluminum and metallic gallium. A mixture gas of argon and nitrogen with these metals as targets is used as a sputter gas. In this case, all the raw materials are inexpensive. Hence, the cost of the device can be reduced compared with the case where expensive metal organic compounds are used as raw materials for forming the buffer layer by the MOCVD method.

[0006] Although the inventors of the present invention tried the method disclosed in Japanese Patent Publication No. Hei. 5-86646, the crystallinity of the group III nitride compound semiconductor layer which is formed by the MOCVD method so as to be grown on the buffer layer of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) formed by the high-frequency sputtering method did not satisfy the inventors' requirements. That is, the crystallinity of the group III nitride compound semiconductor layer obtained in the aforementioned manner was inferior to the crystallinity of the group III nitride compound semiconductor layer which is formed by the MOCVD method so as to be grown on the buffer layer of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) formed by the MOCVD method.

SUMMARY OF THE INVENTION

[0007] The inventors of the present application have made one examination after another earnestly to improve the crystallinity of the group III nitride compound semiconductor layer. As a result, the inventors have conceived the present invention of the present application.

[0008] That is, there is provided a group III nitride compound semiconductor device comprising: a substrate; a first group III nitride compound layer which has a thickness of from 50Å to 3000Å and which is formed on the substrate by a method not using metal organic compounds as raw materials; and a second group III nitride compound semiconductor layer which is formed on the first group III nitride compound layer.

[0009] According to the group III nitride compound semiconductor device configured as described above, the crystallinity of the second group III nitride compound semiconductor layer formed on the first group III nitride compound layer and having a function as the device is improved by an attempt to optimize the thickness of the first group III nitride compound layer which will be a buffer layer.

[0010] Incidentally, the thickness of the first group III nitride compound layer is preferably set to be in a range of from 50Å to 3000Å. If the layer is thinner than 50Å, the layer cannot fulfill the function as a buffer layer. According to the inventors' examination, there is a risk of the cracking in the first group III nitride compound layer or the second group III nitride

compound semiconductor layer formed on the first group III nitride compound layer if each layer is thicker than 3000Å. That is, either the layer thinner than 50Å or the layer thicker than 3000Å is undesirable.

[0011] On the other hand, Japanese Patent Publication No. Hei. 5-86646 has disclosed the use of a buffer layer having a thickness of from 1000Å to 7000Å. The fact that the upper limit of the film thickness range is set to be 3000Å is, however, a novel knowledge which is just acquired now by the inventors and by which the buffer layer or the second group III nitride compound semiconductor layer is prevented from cracking.

[0012] The inventors have further made one examination after another earnestly. As a result, they have found that the crystallinity of the second group III nitride compound semiconductor layer formed on the buffer layer is improved when the buffer layer is heated in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas in the case where the buffer layer is formed of a group III nitride compound by a DC magnetron sputtering method. Hence, the inventors have conceived the invention.

[0013] The configuration of this invention is as follows.

[0014] There is provided a method of producing a group III nitride compound semiconductor device, comprising the steps of:

forming a first group III nitride compound semiconductor layer on a substrate by a method not using metal organic compounds as raw materials (step 1);

heating the first group III nitride compound layer in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas (step 2); and

forming a second group III nitride compound semiconductor layer on the first group III nitride compound semiconductor layer (step 3).

[0015] The configuration of this invention is as follows.

[0016] The inventors have photographed an RHEED pattern of an AlN layer as an example of the first group III nitride compound layer formed by the steps up to the step 2 in the aforementioned manner and an RHEED pattern of an AlN layer as an example of the first group III nitride compound layer formed without the step 2 in the aforementioned producing method. As a result of comparison between the two patterns, it has been found that the spot intensity of the former is greater than the spot intensity of the latter.

[0017] Accordingly, improvement in crystallinity of the first group III nitride compound layer can be confirmed by execution of the step 2 in which the first group III nitride compound layer is heated in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas.

[0018] Features and advantages of the invention will be evident from the following detailed description of the preferred embodiments described in conjunction with the attached drawings.

BRIEF DESCRIPTION OF THE DRAWINGS

[0019] In the accompanying drawings:

Fig. 1 is a graph showing the relation between the thickness of an AlN film and the crystallinity of a GaN layer;

Fig. 2 is a graph showing the relation between the temperature for growth of AlN and the crystallinity of a GaN layer;

Fig. 3 shows a light-emitting diode as an embodiment of this invention;

Fig. 4 shows a rocking curve of a GaN layer which is formed by an MOCVD method so as to be grown on an AlN buffer layer (sample a in Table 2 formed by a DC magnetron sputtering method);

Fig. 5 shows a rocking curve of a GaN layer which is formed by an MOCVD method so as to be grown on an AlN buffer layer (sample b in Table 2 formed by a DC magnetron sputtering method);

Fig. 6 shows a rocking curve of a GaN layer which is formed by an MOCVD method so as to be grown on an AlN buffer layer (sample c in Table 2 formed by a DC magnetron sputtering method);

Figs. 7A to 7E show photographs of RHEED patterns of samples in Table 2; and

Fig. 8 shows a photomicrograph of the sample a in Table 2;

Fig. 9 shows a photomicrograph of the sample b in Table 2;

Fig. 10 shows a photomicrograph of the sample c in Table 2; and

Fig. 11 shows a photomicrograph of the sample d in Table 2.

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

[0020] Respective elements of the present invention will be described below in detail.

Substrate

[0021] The material of a substrate is not limited specifically if a first group III nitride compound layer can be grown on the substrate. For example, sapphire, silicon, silicon carbide, zinc oxide, gallium phosphide, gallium arsenide, magnesium oxide, manganese oxide, group III nitride compound semiconductor single crystal, and so on, can be enumerated as substrate materials.

[0022] Of those materials, it is preferable to use a sapphire substrate and it is further preferable to use the face \bar{a} of a sapphire substrate, (1120).

First Group III nitride compound Layer

[0023] A group III nitride compound or a group III nitride compound semiconductor is expressed by the general formula $Al_xGa_yIn_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$), which includes so-called binary compounds such as AlN, GaN and InN, and so-called ternary compounds such as $Al_xGa_{1-x}N$, $Al_xIn_{1-x}N$ and $Ga_xIn_{1-x}N$, ($0 \leq x \leq 1$ in each formula). The group III elements may be partially replaced by boron (B), thallium (Tl), etc. Further, the nitrogen (N) may be partially replaced by phosphorus (P), arsenic (As), antimony (Sb), bismuth (Bi), etc.

[0024] As methods in which metal organic compounds are not used as raw materials, there are a sputtering method inclusive of a reactive sputtering method (especially, a DC magnetron sputtering method), an evaporation method, an ion plating method, a laser ablation method, and an ECR method. According to such methods, metallic aluminum, metallic gallium, metallic indium, and a nitrogen or ammonia gas are used as raw materials for forming a buffer layer of a first group III nitride compound. Alternatively, the first group III nitride compound may be used as a target in itself. In either case, these raw materials are inexpensive compared with organic aluminum.

[0025] Fig. 1 shows the relation between the thickness of an AlN film formed by a DC magnetron sputtering method and the crystallinity of a GaN layer (2 μ m) formed on the AlN film by an MOCVD method. In the graph, the vertical axis expresses the half-value width (sec) of an X-ray rocking curve of the GaN layer. In the graph, the symbol \square expresses the half-value width of the X-ray rocking curve of the GaN layer in the case where AlN is formed by an MOCVD method (substrate temperature: 400°C). It may safely be the that the obtained grade of crystallinity is sufficient for the GaN layer to constitute the function as the device.

[0026] Incidentally, measurement conditions in Fig. 1 are as follows.

Substrate: sapphire face \bar{a}

Temperature of substrate surface for sputtering: 430°C

Sputter gas: Ar (8 sccm)/N₂ (10 sccm)

DC power: 0.5W (in an electrode area of about 182 cm²)

Film thickness: adjusted by sputtering time

[0027] It is apparent from the result of Fig. 1 that a GaN layer having a crystallinity equivalent to or more excellent than the crystallinity of a so-called low-temperature buffer layer in the background art is obtained when the thickness of the GaN layer is not smaller than 100Å but smaller than 1000Å. Even in the case where the thickness of the GaN layer is out of the aforementioned range, the half-value width of the GaN layer is set to be not larger than 30 sec if the thickness of the GaN layer is not smaller than 50Å but not larger than 3000Å so that the GaN layer can be used as a layer for constituting the function as the device.

[0028] An AlN or GaN buffer layer formed by a general-purpose buffer layer formation method (low-temperature MOCVD method) has an amorphous or near-amorphous structure when the layer is formed as a film. In a heating-up period in which the buffer layer is heated to the temperature for growth of a second group III nitride compound semiconductor layer to be grown next, AlN or GaN in the buffer layer is recrystallized and becomes polycrystalline just before the second group III nitride compound semiconductor layer is formed as a film. This brings optimum crystal grain size and density for the second group III nitride compound semiconductor layer, so that good single crystal growth can be made. The crystal grain size and density are parameters which are important to the high-quality growth of the second group III nitride compound semiconductor. These parameters are relatively sensitive because the thickness of the buffer layer correlates with these parameters.

[0029] It can be thought that, when a so-called low-temperature buffer layer is heated at the same temperature, it tends that the crystallinity of the layer becomes better as the layer becomes thinner. Assuming samples different in thickness, the temperature required for obtaining the same crystallinity becomes higher as the sample becomes thicker. As a result, the thickness of the so-called low-temperature buffer layer should be set at particular optimum value and the thickness is only allowed to be in a narrow range (from 100Å to 200Å).

[0030] Generally, sputter-emitted particles have kinetic energy of from 5eV to 10eV on average. It can be thought that, when a buffer layer, that is, a first group III nitride compound layer is formed by the sputtering method, crystalliza-

tion occurs even at a lower film-forming temperature compared with the MOCVD method because the kinetic energy promotes migration of particles (atoms) on a substrate.

[0031] In comparison between the case where a sample (first group III nitride compound layer) initially crystallized to a certain degree is merely heated and the case where an amorphous sample is merely heated, which of the two samples is better in the crystallinity of a second group III nitride compound semiconductor layer formed thereon cannot be the without reservation. It is, however, apparent from the result of the half-value width of the X-ray rocking curve shown in Fig. 1 that the crystallinity of the second group III nitride compound semiconductor layer formed on the former sample, that is, on the first group III nitride compound layer formed by the sputtering method in Fig. 1 is improved more greatly by optimization of the thickness of the first group III nitride compound layer. The former sample is also better in a relatively wide thickness range.

[0032] Fig. 1 shows a result in the case where AlN as a first layer is sputtered onto a sapphire face α and then a GaN layer as a second layer is formed thereon by the MOCVD method. It can be thought that this result can be obtained regardless of the material for the substrate, the material (group III nitride compound) and method (not using metal organic compounds as raw materials) for producing the first layer and the material and method for producing the second layer (group III nitride compound semiconductor).

[0033] Fig. 2 shows the relation between the film-forming temperature for forming an AlN layer by a DC magnetron sputtering method and the crystallinity of a GaN layer (2 μ m) formed on the AlN layer by an MOCVD method. In Fig. 2, the vertical axis expresses the half-value width (sec) of an X-ray rocking curve of the GaN layer. In the graph, the broken line expresses the half-value width of the X-ray rocking curve of a GaN layer in the case where AlN is formed by an MOCVD method (substrate temperature: 400°C). It may safely be the that the obtained grade of crystallinity is sufficient for the GaN layer to constitute the function as the device.

[0034] Incidentally, measurement conditions in Fig. 2 are as follows.

Substrate: sapphire face α
AlN layer thickness: 640Å
Sputter gas: Ar (8 sccm)/N₂ (10 sccm)
DC power: 0.5W (in an electrode area of about 182 cm²)

[0035] It is apparent from the result of Fig. 2 that a GaN layer having a crystallinity equivalent to or more excellent than the crystallinity of a so-called low-temperature buffer layer in the background art is obtained when the substrate temperature for forming an AlN layer by a sputtering method is not lower than 400°C. Although the upper limit of the substrate temperature is not restricted specially, the substrate temperature is preferably set to be not higher than 1200°C. More preferably, the substrate temperature is set to be not higher than 1000°C. Further preferably, the substrate temperature is set to be not higher than 800°C. The upper limit of the substrate temperature is determined exclusively on the basis of the rated range of use of a sputtering system.

[0036] It can be thought that the result of Fig. 2 can be obtained regardless of the material for the substrate, the material (group III nitride compound) and method (not using metal organic compounds as raw materials) for producing the first layer and the material and method for producing the second layer (group III nitride compound semiconductor).

40 Second Group III nitride compound Semiconductor Layer

[0037] A second group III nitride compound semiconductor layer constitutes the function as a device. Examples of the device include optical devices such as a light-emitting diode, a photodetector, a laser diode, a solar cell, etc., bipolar devices such as a rectifier, a thyristor, a transistor, etc., unipolar devices such as an FET, etc., and electronic devices such as a microwave device, etc. Further, the present invention may be applied also to laminates which are intermediates of these devices.

[0038] Incidentally, a homostructure or a single or double heterostructure with MIS junction, PIN junction or p-n junction can be used as the structure of the light-emitting device. A quantum well structure (single or multiple quantum well structure) may be employed as a light-emitting layer.

[0039] The same material as that used in the first group III nitride compound layer described above can be used as a material for forming the second group III nitride compound semiconductor layer. The second group III nitride compound semiconductor layer may contain a dopant at option. Si, Ge, Se, Te, C, etc. may be used as n-type impurities. Mg, Zn, Be, Ca, Sr, Ba, etc. may be used as p-type impurities.

[0040] To obtain a more excellent crystallinity, a layer of GaN or Al_xGa_{1-x}N (0 \leq x \leq 1) is preferably employed as the second group III nitride compound semiconductor layer which touches the first group III nitride compound layer.

[0041] Although the method for forming the second group III nitride compound semiconductor layer is not limited specially, this layer may be formed by a metal organic chemical vapor deposition method (MOCVD method) or by a known method such as a molecular beam epitaxy method (MBE method), a halide vapor phase epitaxy method (HVPE

method), a liquid phase epitaxy method, or the like.

[0042] The first group III nitride compound layer is heated with rising of the substrate temperature when the second group III nitride compound semiconductor layer is formed by the MOCVD method.

[0043] A single gas of hydrogen or nitrogen or a mixture gas of hydrogen and nitrogen is preferably used as a carrier gas when the MOCVD method is executed.

[0044] In other words, the first group III nitride compound layer is preferably heated in an atmosphere of a mixture gas containing a hydrogen or nitrogen gas and nitrogen source gases (ammonia, hydrazine, etc.) so as to be recrystallized as described above. On this occasion, the temperature at which this layer is heated is preferably set to be in a range of from 1000°C to 1250°C.

[0045] An embodiment of this invention will be described below.

[0046] The embodiment is a light-emitting diode (light-emitting device) 10, the configuration of which is shown in Fig. 3.

[0047] Specifications of respective layers are as follows.

Table 1

Layer	Component	Dopant	(Thickness)
Light-transparency electrode 19			
p-type clad layer 18	p-GaN	Mg	(0.3μm)
Light-emitting layer 17	Superlattice structure		
Quantum well layer	In _{0.15} Ga _{0.85} N		(35Å)
Barrier layer	GaN		(35Å)
Number of repeated quantum well and barrier layers	1 to 10		
n-type clad layer 16	n-GaN	Si	(4μm)
Buffer layer 15	AlN		(640Å)
Substrate 11	Sapphire (face a)		(300μm)

[0048] The n-type clad layer 16 may be of a double-layered structure with an n⁻ layer of a low electron density on the light-emitting layer 17 side and an n⁺ layer of a high electron density on the buffer layer 15 side.

[0049] The light-emitting layer 17 is not limited to the superlattice structure. A single or double heterostructure, a homo-junction structure, or the like, may be used as the structure of the light-emitting layer.

[0050] A group III nitride compound semiconductor layer, which has a wide band gap and which is doped with an acceptor such as magnesium, or the like, may be interposed between the light-emitting layer 17 and the p-type clad layer 18. This technique is used for preventing electrons flowed into the light-emitting layer 17 from being diffused into the p-type clad layer 18. Further, the p-type clad layer 18 itself may be formed of p-AlGaN doped with Mg.

[0051] The p-type clad layer 18 may be of a double-layered structure with a p⁻ layer of a low hole density on the light-emitting layer 17 side and a p⁺ layer of a high hole density on the electrode side.

[0052] The light-emitting diode configured as described above is produced as follows.

[0053] First, a sapphire substrate is set in a reactor of a DC magnetron sputtering system and a buffer layer 15 is formed in the following conditions.

Substrate: sapphire face a

Substrate temperature: 430°C

Thickness of AlN layer: 640Å

Sputter gas: Ar (8 sccm)/N₂ (10 sccm)

DC power: 0.5W (in an electrode area of about 182 cm²)

[0054] Then, the substrate is transferred into an MOCVD system, in which a second group III nitride compound semiconductor layer constituted by an n-type clad layer 16 and layers thereon is formed by a general-purpose method with a hydrogen gas as a carrier gas.

[0055] Then, after a mask is formed, the p-type clad layer 18, the light-emitting layer (active layer) 17 and the n-type clad layer 16 are partially removed by reactive ion etching so that a part of the n-type clad layer 16 in which an n-type electrode pad 21 is to be formed is revealed.

[0056] After a photo resist is applied onto the semiconductor surface uniformly, the photo resist is removed from an electrode-forming portion on the p-type clad layer 18 by photolithography so that this portion of the p-type clad layer 18 is exposed. An Au/Co light-transparency electrode layer 19 is formed on the exposed p-type clad layer 18 by a vapor deposition apparatus.

5 [0057] Then, a p-type electrode pad 20 and an n-type electrode pad 21 are formed by vapor deposition in the same manner as described above.

[0058] Although the above description in this specification has been made upon the case where a light-emitting device is taken as an example, this invention may be applied to various kinds of semiconductor devices and also to laminates which are intermediates of the semiconductor devices.

10 [0059] This invention is not limited to the descriptions of the mode for carrying out the invention and embodiments thereof at all, and includes various modifications that can be conceived by those skilled in the art without departing from the scope of claim for a patent.

[0060] The following items will be disclosed below.

- 15 (1) A group III nitride compound semiconductor device, comprising: a buffer layer of AlN formed by a sputtering method on a sapphire substrate at a temperature not lower than 400°C; and a group III nitride compound semiconductor layer formed by an MOCVD method on the buffer layer while heating the sapphire substrate.
- (2) A device stated in the item (1), wherein the buffer layer is formed on a face a of the sapphire substrate.
- (3) A device stated in the item (1) or (2), wherein a carrier gas of hydrogen or nitrogen is used in the MOCVD method when the group III nitride compound semiconductor layer at least in contact with the buffer layer is formed.
- 20 (4) A laminate comprising: a substrate; a first group III nitride compound layer which has a thickness of from 50Å to 3000Å and which is formed on the substrate by a method not using metal organic compounds as raw materials; and a second group III nitride compound semiconductor layer which is formed on the first group III nitride compound layer.
- 25 (5) A laminate stated in the item (4), wherein the substrate is made of sapphire.
- (6) A laminate stated in the item (5), wherein the first group III nitride compound layer is formed on a face a of the sapphire substrate.
- (7) A laminate stated in any one of the items (4) to (6), wherein the method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering method; an evaporation method; an ion plating method; a laser ablation method; and an ECR method.
- 30 (8) A laminate stated in any one of the items (4) to (7), wherein the first group III nitride compound layer is made of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$).
- (9) A laminate stated in any one of the items (4) to (7), wherein the first group III nitride compound layer is made of AlN.
- 35 (10) A laminate stated in any one of the items (4) to (9), wherein the thickness of the first group III nitride compound layer is not smaller than 100Å but smaller than 1000Å.
- (11) A laminate stated in any one of the items (4) to (11), wherein the first group III nitride compound layer is formed on the substrate heated to a temperature not lower than 400°C.
- (12) A laminate stated in any one of the items (4) to (11), wherein the first group III nitride compound layer is heated at a temperature of from 1000°C to 1250°C, in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas.
- 40 (13) A laminate stated in any one of the items (4) to (12), wherein the second group III nitride compound semiconductor layer is formed by an MOCVD method.
- (14) A laminate comprising: a sapphire substrate; a first group III nitride compound layer which has a thickness of from 50Å to 3000Å and which is formed on the sapphire substrate by a sputtering method; and a second group III nitride compound semiconductor layer which is formed on the first group III nitride compound layer by an MOCVD method while the sapphire substrate is kept at a temperature of from 1000°C to 1250°C.
- 45 (15) A laminate stated in the item (14), wherein the first group III nitride compound layer is made of AlN.
- (16) A laminate stated in the item (14) or (15), wherein the thickness of the first group III nitride compound layer is not smaller than 100Å but smaller than 1000Å.
- 50 (17) A laminate stated in any one of the items (14) to (16), wherein a carrier gas of hydrogen or nitrogen is used in the MOCVD method for forming the second group III nitride compound semiconductor.
- (18) A method of producing a laminate comprising the steps of: forming a buffer layer of AlN by a sputtering method on a sapphire substrate at a temperature not lower than 400°C; and forming a group III nitride compound semiconductor layer by an MOCVD method on the buffer layer while heating the sapphire substrate.
- 55 (19) A producing method stated in the item (18), wherein the buffer layer is formed on a face a of the sapphire substrate.
- (20) A producing method stated in the item (18) or (19), wherein a carrier gas of hydrogen or nitrogen is used in the

MOCVD method when the group III nitride compound semiconductor layer at least in contact with the buffer layer is formed.

[0061] Another embodiment of the producing method according to the present invention will be described below in detail.

Step 1

[0062] In step 1, a first group III nitride compound layer is formed on a substrate by any method other than the method using metal organic compounds as raw materials.

[0063] The concept the first group III nitride compound includes quaternary compounds represented by $Al_xGa_yIn_{1-x-y}N$ ($0 < x < 1$, $0 < y < 1$, $0 < x + y < 1$), ternary compounds represented by $Al_xGa_{1-x}N$, $Al_xIn_{1-x}N$, $Ga_xIn_{1-x}N$, ($0 < x < 1$), and binary compounds represented by AlN, GaN and InN.

[0064] Although the thickness of the first group III nitride compound layer is not limited specially, the thickness is preferably set to be in a range of from 100Å to 3000Å in the same manner as in the background-art buffer layer formed by the MOCVD method. More preferably, the thickness is set to be in a range of from 100Å to 2000Å. Further preferably, the thickness is set to be in a range of from 100Å to 300Å.

[0065] A buffer layer of AlN was formed from high-purity metallic aluminum and a nitrogen gas as raw materials on a sapphire substrate by use of a DC magnetron sputtering system for executing a reactive sputtering method in the following conditions.

Table 2

	AlN film thickness		
	150Å	600Å	2000Å
Film-forming temperature: 430°C	a	b	c
Film-forming temperature: room temperature	d	/	/

Step 2

[0066] In step 2, the first group III nitride compound layer formed by the sputtering method as described above is heated in an atmosphere of a mixture gas containing a hydrogen or nitrogen gas and an ammonia gas. Hence, the crystallinity of the first group III nitride compound layer is improved.

[0067] Respective RHEED patterns of the AlN layers (not heated) in samples a and d in Table 1 and the AlN layer in the sample a after heated at 1000°C (5 minutes) in an atmosphere of a 1:0.3 mixture of a hydrogen gas and an ammonia gas were photographed as examples of the group III nitride compound semiconductor layer. Fig. 7A shows a photograph of an RHEED pattern of sample d in Table 2. Fig. 7B and 7C show photographs of RHEED patterns of sample a in Table 2 which are different in the photographing angle with each other. Fig. 7D and 7E show photographs of RHEED patterns of the AlN layer in the sample a after heated at 1000°C (5 minutes) in an atmosphere of a 1:0.3 mixture of a hydrogen gas and an ammonia gas, which are different in the photographing angle with each other.

[0068] In the sample d obtained by growing the AlN layer at a room temperature, it was found that AlN was amorphous because there was observed no spot in the AlN layer (Fig. 7A).

[0069] In comparison between the RHEED pattern of the AlN layer of the sample a grown at 430°C and further heated in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas (Figs. 7D and 7E) and the RHEED pattern of the AlN layer of the sample a obtained without such heating (Figs. 7B and 7C), it could be confirmed that the crystallinity of the AlN layer was improved when the AlN layer was heated in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas.

[0070] The mixture ratio of the hydrogen gas or the nitrogen gas to the ammonia gas is preferably set to be in a range of from 1:1 to 1:0.1 in terms of flow rate ratio. More preferably, the mixture ratio of the hydrogen gas to the ammonia gas is set to be in a range of from 1:0.5 to 1:0.1. Further preferably, the mixture ratio of the hydrogen gas or the nitrogen gas to the ammonia gas is set to be 1:0.3.

[0071] The heating condition is preferably set to be in a range of from 1000°C to 1250°C. More preferably, it is set to be in a range of from 1050°C to 1200°C. Further preferably, it is set to be in a range of from 1100°C to 1150°C.

Step 3

[0072] In step 3, a second group III nitride compound semiconductor layer is formed on the first group III nitride compound layer.

5 [0073] The second group III nitride compound semiconductor is represented by the general formula $Al_xGa_yIn_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$), which may contain other group III elements such as boron (B) and thallium (Tl) and in which the nitrogen (N) may be partially replaced by phosphorus (P), arsenic (As), antimony (Sb) or bismuth (Bi). The group III nitride compound semiconductor may contain a dopant at option.

10 [0074] The method for forming the group III nitride compound semiconductor layer is not limited specifically. For example, the group III nitride compound semiconductor layer is formed by a known MOCVD method. Alternatively, the group III nitride compound semiconductor layer may be formed also by a known MBE method, a HVPE method, or the like.

[0075] When the MOCVD method is used for growing the group III nitride compound semiconductor layer, it is preferable from the point of view of reduction in number of producing steps that a sample is set in a susceptor of an MOCVD apparatus and subjected to the step 2 in a reactor of the MOCVD apparatus. In this case, the upper limit of the temperature for heating is determined on the basis of the performance of the reactor. In a general-purpose MOCVD apparatus, the upper limit of the reaction temperature is 1250°C. This is because quartz is used as a constituent member. If quartz is not used, heating at a higher temperature can be made.

[0076] Further, temperature control is preferably made easily when the temperature for heating is set to be substantially equal to the temperature for growth of the second group III nitride compound semiconductor layer.

20 [0077] The AlN layer in each of the samples a to d in Table 2 was heated at 1000°C (5 minutes) in an atmosphere of a 1:0.3 mixture of a hydrogen gas and an ammonia gas so that a GaN layer 1 μm thick was grown at 1100°C and formed on the AlN layer by the MOCVD method. Optical photomicrographs of surfaces of the respective GaN layers obtained in the aforementioned manner were taken. Fig. 8 shows a photomicrograph of the sample a. Fig. 9 shows sample b. Fig. 10 shows sample c, and Fig. 11 shows sample d.

25 [0078] From the photomicrographs, it is understood that the surface of the GaN layer formed on the AlN layer in each of the samples a to c was provided as a mirror surface. Hence, another group III nitride compound semiconductor layer having an excellent crystallinity can be further grown on the surface of the GaN layer.

[0079] On the other hand, it is understood that the surface of the GaN layer formed on the AlN layer of the sample d was not provided as a mirror surface. This result shows the same tendency when the temperature for growth of GaN is in a wide range of from 900°C to 1200°C.

[0080] It is preferable from the aforementioned result that the temperature for forming the first group III nitride compound layer by a method not using organic aluminum as a raw material is set to be in a range of from 200°C to 800°C. More preferably, the temperature is in a range of from 300°C to 800°C. Further preferably, the temperature is in a range of from 400°C to 800°C.

35 [0081] The AlN layer in each of the samples a to c in Table 2 was heated at 1000°C (5 minutes) in an atmosphere of a 1:0.3 mixture of a hydrogen gas and an ammonia gas so that a GaN layer 4 μm thick was grown at 1100°C and formed on the AlN layer by the MOCVD method. The reason why the GaN layer is 4 μm thick is that a group III nitride compound semiconductor layer having such a thickness is usually formed on a buffer layer in a general light-emitting device. Figs. 4 to 6 show respective rocking curves of the 4 μm-thick GaN layers obtained in the aforementioned manner. Incidentally, the rocking curves were obtained by execution of ω -2 θ scanning in use of an X-ray diffraction apparatus (X-pert) made by Phillips.

40 [0082] The crystallinity of each of the GaN layers in Figs. 4 to 6 is equivalent to or more excellent than the crystallinity of the GaN layer which is formed, by the MOCVD method, on the buffer layer of a group III nitride compound semiconductor such as AlN, or the like, formed by the same MOCVD method. That is, the results of Figs. 4 to 6 support the fact that the second group III nitride compound semiconductor layer formed on the buffer layer formed by sputtering by heating in a predetermined atmosphere, can be put into practical use sufficiently.

[0083] A semiconductor device is constituted by the second group III nitride compound semiconductor layer formed in the aforementioned manner. A known double heterostructure or a known superlattice structure is employed in the case of a light-emitting device. Further, a functional device represented by an FET structure may be configured.

50 [0084] The light-emitting device 10 shown in Fig. 3 was produced by the producing method according to this embodiment. Specifications of respective layers in the light-emitting device 10 in this embodiment are as follows.

Table 3

Layer	Component	Dopant	(Thickness)
Light-transparency electrode 19			
p-type clad layer 18	p-GaN	Mg	(3,000Å)
Light-emitting layer 17	Superlattice structure		
Quantum well layer	$\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$		(35Å)
Barrier layer	GaN		(35Å)
Number of repeated quantum well and barrier layers	1 to 10		
n-type clad layer 16	n-GaN	Si	(25,000Å)
Buffer layer 15	AlN		(150Å)
Substrate 11	Sapphire (face <u>a</u>)		(300μm)

[0085] For production of the light-emitting device 10, first, a sapphire substrate 11 is set in a DC magnetron sputtering system. A buffer layer 15 of AlN is formed on the sapphire substrate by using high-purity aluminum as a target and a mixture of an argon gas and a nitrogen gas as a sputter gas. On this occasion, the substrate is kept at 430°C.

[0086] Then, the substrate 11 having the buffer layer 15 formed thereon is taken out from the sputtering system and set in a susceptor of a reaction chamber of an MOCVD apparatus. The substrate 11 is left for 5 minutes in the condition that the substrate 11 is heated to a temperature not lower than 1000°C while 10 liters per minute of a hydrogen gas and 3 liters per minute of an ammonia gas are made to flow.

[0087] Then, an n-type clad layer 16, a light-emitting layer 17 and a p-type clad layer 18 are grown by the ordinary method of MOCVD.

[0088] After the p-type clad layer 18 is formed, the p-type clad layer 18, the light-emitting layer 17 and the n-type clad layer 16 are partially removed by reactive ion etching, or the like. Then, an n-type electrode pad 21 is formed on the etched surface of the n-type clad layer 16 by evaporation method.

[0089] A transparency electrode 19, which is constituted by a thin film containing gold, is laminated to cover the substantially whole upper surface of the p-type clad layer 18. A p-type electrode pad 20, which is also constituted by a material containing gold, is formed on the light-transparency electrode 19 by vapor deposition.

[0090] From the fact that it was possible to form a more excellent second group III nitride compound semiconductor layer according to the present invention, it was proved that a light-emitting diode having light-emitting efficiency equivalent to or more excellent than that of the background-art light-emitting diode can be produced and that the industrial applicability of the present invention is very high.

[0091] The device according to the present invention is not limited to the aforementioned light-emitting diode, but may be applied also to other optical devices such as a photodetector, a laser diode, a solar cell, etc., bipolar devices such as a thyristor, a transistor, etc., unipolar devices such as an FET, etc., and electronic devices such as a microwave device, etc.

[0092] Further, the present invention may be applied also to laminates which are intermediates of these devices.

[0093] This invention is not limited to the aforementioned descriptions of the mode for carrying out the invention and embodiments thereof at all, but includes various modifications that can be conceived by those skilled in the art without departing from the scope of claim for a patent.

[0094] The following items will be disclosed below.

(21) A method of producing a group III nitride compound semiconductor device, wherein the method not using metal organic compounds as raw materials is a DC magnetron sputtering method.

(22) A producing method stated in the item (21) wherein the first group III nitride compound semiconductor layer contains, as a dopant, at least one member selected from the group consisting of group II elements, group IV elements, and group VI elements.

(23) A producing method stated in the item (21) wherein the first group III nitride compound semiconductor layer of AlN contains, as a dopant, one member selected from the group consisting of Si, Ge, S, Te, Mg, and Zn.

(24) A group III nitride compound semiconductor device, wherein the substrate is made of sapphire.

(25) A device stated in the item (24), wherein the group III nitride compound semiconductor is formed on a face a of the sapphire substrate.

- (26) A device stated in the item (24) or (25), wherein the method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering method; an evaporation method; an ion plating method; a laser ablation method; and an ECR method.
- 5 (27) A device stated in any one of the items (24) to (26), wherein the first group III nitride compound semiconductor layer is made of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$).
- (28) A device stated in any one of the items (24) to (26), wherein the first group III nitride compound semiconductor layer is made of AlN.
- (29) A device stated in any one of the items (24) to (28), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:1 in terms of flow rate ratio.
- 10 (30) A device stated in any one of the items (24) to (28), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:0.5 in terms of flow rate ratio.
- (31) A device stated in any one of the items (24) to (28), wherein a mixture ratio of the hydrogen gas to the ammonia gas is about 1:0.3 in terms of flow rate ratio.
- (32) A device stated in any one of the items (24) to (31), wherein the temperature at which the first group III nitride compound semiconductor layer is heated is in a range of from 1000°C to 1250°C.
- 15 (33) A device stated in any one of the items (24) to (32), wherein the second group III nitride compound semiconductor layer is formed by a method using metal organic compounds as raw materials.
- (34) A device stated in the item (33), wherein the method using metal organic compounds as raw materials is an MOCVD method.
- 20 (35) A device stated in the item (34), wherein the temperature for growth of the group III nitride compound semiconductor by the MOCVD method is not lower than 1000°C.
- (36) A device stated in the item (26), wherein the method not using metal organic compounds as raw materials is a DC magnetron sputtering method.
- (37) A device stated in any one of the items (24) to (36), wherein the first group III nitride compound semiconductor layer contains, as a dopant, at least one member selected from the group consisting of group II elements, group IV elements, and group VI elements.
- 25 (38) A device stated in any one of the items (24) to (36), wherein the first group III nitride compound semiconductor layer of AlN contains, as a dopant, one member selected from the group consisting of Si, Ge, S, Te, Mg, and Zn.
- (39) A method of producing a laminate, comprising the steps of: forming a first group III nitride compound semiconductor layer on a substrate by a method not using metal organic compounds as raw materials; heating the first group III nitride compound semiconductor layer in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas; and forming a second group III nitride compound semiconductor layer on the first group III nitride compound semiconductor layer.
- 30 (40) A producing method stated in the item (39), wherein the substrate is made of sapphire.
- (41) A producing method stated in the item (40), wherein the group III nitride compound semiconductor is formed on a face a of the sapphire substrate.
- 35 (42) A producing method stated in any one of the items (39) to (41), wherein the method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering method; an evaporation method; an ion plating method; a laser ablation method; and an ECR method.
- 40 (43) A producing method in any one of the items (39) to (42), wherein the first group III nitride compound semiconductor layer is made of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$).
- (44) A producing method in any one of the items (39) to (42), wherein the first group III nitride compound semiconductor layer is made of AlN.
- (45) A producing method in any one of the items (39) to (44), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:1 in terms of flow rate ratio.
- 45 (46) A producing method in any one of the items (39) to (44), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:0.5 in terms of flow rate ratio.
- (47) A producing method in any one of the items (39) to (44), wherein a mixture ratio of the hydrogen gas to the ammonia gas is about 1:0.3 in terms of flow rate ratio.
- 50 (48) A producing method in any one of the items (39) to (47), wherein the temperature at which the first group III nitride compound semiconductor layer is heated is in a range of from 1000°C to 1250°C.
- (49) A producing method in any one of the items (39) to (48), wherein the second group III nitride compound semiconductor layer is formed by a method using metal organic compounds as raw materials.
- (50) A producing method in the item (49), wherein the method using metal organic compounds as raw materials is an MOCVD method.
- 55 (51) A producing method in the item (50), wherein the temperature for growth of the group III nitride compound semiconductor by the MOCVD method is not lower than 1000°C.
- (52) A laminate comprising a buffer layer of a first group III nitride compound semiconductor, and a layer of a sec-

ond group III nitride compound semiconductor formed on the buffer layer, wherein the buffer layer is formed by a method not using metal organic compounds as raw materials and is heated in an atmosphere of a mixture gas containing a hydrogen gas and an ammonia gas before formation of the second group III nitride compound semiconductor layer.

(53) A producing method stated in the item (42), wherein the method not using metal organic compounds as raw materials is a DC magnetron sputtering method.

(54) A producing method stated in any one of the items (39) to (51) and (53), wherein the first group III nitride compound semiconductor layer contains, as a dopant, at least one member selected from the group consisting of group II elements, group IV elements, and group VI elements.

(55) A producing method stated in any one of the items (39) to (51) and (53), wherein the first group III nitride compound semiconductor layer of AlN contains, as a dopant, one member selected from the group consisting of Si, Ge, S, Te, Mg, and Zn.

(56) A laminate stated in the item (52), wherein the substrate is made of sapphire.

(57) A laminate stated in the item (56), wherein the group III nitride compound semiconductor is formed on a face a of the sapphire substrate.

(58) A laminate stated in any one of the items (52), (56) and (57), wherein the method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering method; an evaporation method; an ion plating method; a laser ablation method; and an ECR method.

(59) A laminate stated in any one of the items (52) and (56) to (58), wherein the first group III nitride compound semiconductor layer is made of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$).

(60) A laminate stated in any one of the items (52) and (56) to (58), wherein the first group III nitride compound semiconductor layer is made of AlN.

(61) A laminate stated in any one of the items (52) and (56) to (60), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:1 in terms of flow rate ratio.

(62) A laminate stated in any one of the items (52) and (56) to (60), wherein a mixture ratio of the hydrogen gas to the ammonia gas is in a range of from 1:0.1 to 1:0.5 in terms of flow rate ratio.

(63) A laminate stated in any one of the items (52) and (56) to (60), wherein a mixture ratio of the hydrogen gas to the ammonia gas is about 1:0.3 in terms of flow rate ratio.

(64) A laminate stated in any one of the items (52) and (56) to (63), wherein the temperature at which the first group III nitride compound semiconductor layer is heated is in a range of from 1000°C to 1250°C.

(65) A laminate stated in any one of the items (52) and (56) to (64), wherein the second group III nitride compound semiconductor layer is formed by a method using metal organic compounds as raw materials.

(66) A laminate stated in the item (65), wherein the method using metal organic compounds as raw materials is an MOCVD method.

(67) A laminate stated in the item (66), wherein the temperature for growth of the group III nitride compound semiconductor by the MOCVD method is not lower than 1000°C.

(68) A laminate stated in the item (58), wherein the method not using metal organic compounds as raw materials is a DC magnetron sputtering method.

(69) A laminate stated in any one of the items (52) and (56) to (68), wherein the first group III nitride compound semiconductor layer contains, as a dopant, at least one member selected from the group consisting of group II elements, group IV elements, and group VI elements.

(70) A laminate stated in any one of the items (52) and (56) to (68), wherein the first group III nitride compound semiconductor layer of AlN contains, as a dopant, one member selected from the group consisting of Si, Ge, S, Te, Mg, and Zn.

Claims

1. A group III nitride compound semiconductor device, comprising:

a substrate;

a first group III nitride compound layer having a thickness of from 5 nm (50 Å) to 300 nm (3000 Å) and being formed on said substrate by a method not using metal organic compounds as raw materials; and

a second group III nitride compound semiconductor layer being formed on said first group III nitride compound layer.

2. The device according to claim 1, wherein said substrate comprises a sapphire substrate.

3. The device according to claim 2, wherein said first group III nitride compound layer is formed on a face a of said

sapphire substrate.

4. The device according to any of the claims 1 to 3, wherein said method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering method;
5 an evaporation method; an ion plating method; a laser ablation method; and an ECR method.
5. The device according to any of the claims 1 to 4, wherein said first group III nitride compound layer comprises $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), preferably wherein said first group III nitride compound layer comprises AlN.
- 10 6. The device according to any of the claims 1 to 5, wherein the thickness of said first group III nitride compound layer is not smaller than 10 nm (100 Å) but smaller than 100 nm (1000 Å).
7. The device according to any of the claims 1 to 6, wherein said first group III nitride compound layer is formed on said substrate heated to a temperature not lower than 400 °C.
- 15 8. The device according to any of the claims 1 to 7, wherein said first group III nitride compound layer is heated at a temperature of from 1000 °C to 1250 °C, preferably in an atmosphere of a mixture gas containing a hydrogen gas or a nitrogen gas and an ammonia gas.
- 20 9. The device according to any of the claims 1 to 8, wherein said second group III nitride compound semiconductor layer is formed by a metal organic chemical vapor deposition method.
10. The device according to any of the claims 1 to 9, wherein, during the step of conducting a metal organic chemical vapor deposition method for forming said second group III nitride compound semiconductor layer, said sapphire
25 substrate is kept at a temperature of from 1000°C to 1250°C.
11. The device according to claims 9 and 10, wherein a carrier gas of hydrogen or nitrogen is used in said metal organic chemical vapor deposition method for forming said second group III nitride compound semiconductor layer.
- 30 12. A method of producing a group III nitride compound semiconductor device, comprising steps of:
forming a first group III nitride compound layer on a substrate by a method not using metal organic compounds as raw materials;
heating said first group III nitride compound layer in an atmosphere of a mixture gas containing a hydrogen or
35 nitrogen gas and an ammonia gas; and
forming a second group III nitride compound semiconductor layer on said first group III nitride compound layer.
13. The method according to claim 12, wherein said substrate comprises sapphire substrate.
- 40 14. The method according to claim 13, wherein said first group III nitride compound layer is formed on a face a of said sapphire substrate.
15. The method according to any of the claims 12 to 14, wherein said method not using metal organic compounds as raw materials is selected from the group consisting of: a sputtering method inclusive of a reactive sputtering
45 method; an evaporation method; an ion plating method; a laser ablation method; and an ECR method.
16. The method according to any of the claims 12 to 15, wherein said first group III nitride compound layer comprises $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), preferably wherein said first group III nitride compound layer comprises AlN.
- 50 17. The method according to any of the claims 12 to 16, wherein a mixture ratio of said hydrogen gas or said nitrogen gas to said ammonia gas is in a range of from 1 : 0.1 to 1 : 1 in terms of flow rate ratio, preferably is in a range of from 1 : 0.1 to 1 : 0.5 in terms of flow rate ratio, more preferably is substantially 1 : 0.3 in terms of flow rate ratio.
18. The method according to any of the claims 12 to 17, wherein the temperature at which said first group III nitride
55 compound layer is heated is in a range of from 1000 °C to 1250 °C.
19. The method according to any of the claims 12 to 18, wherein said second group III nitride compound semiconductor layer is formed by a method using metal organic compounds as raw materials, preferably wherein said method

using metal organic compounds as raw materials is a metal organic chemical vapor deposition method, more preferably wherein the temperature for growth of said second group III nitride compound semiconductor by said metal organic chemical vapor deposition method is not lower than 1000 °C.

5 **20.** The method according to any of the claims 12 to 19, said method comprising steps of:

forming a buffer layer of AlN by a sputtering method on a sapphire substrate at a temperature not lower than 400 °C; and forming a group III nitride compound semiconductor layer by a metal organic chemical vapor deposition method on said buffer layer while heating said sapphire substrate, preferably wherein said buffer layer is formed on a face a of said sapphire substrate.

10

21. The method according claim 20, wherein a carrier gas of hydrogen or nitrogen is used in said metal organic chemical vapor deposition method when said group III nitride compound semiconductor layer at least in contact with said buffer layer is formed.

15

22. A group III nitride compound semiconductor device comprising:

a buffer layer of a first group III nitride compound; and a second group III nitride compound semiconductor layer formed on said buffer layer, wherein said buffer layer is formed by a method not using metal organic compounds as raw materials and is heated in an atmosphere of a mixture gas containing a hydrogen or nitrogen gas and an ammonia gas before formation of said second group III nitride compound semiconductor layer.

20

25

30

35

40

45

50

55

FIG. 1

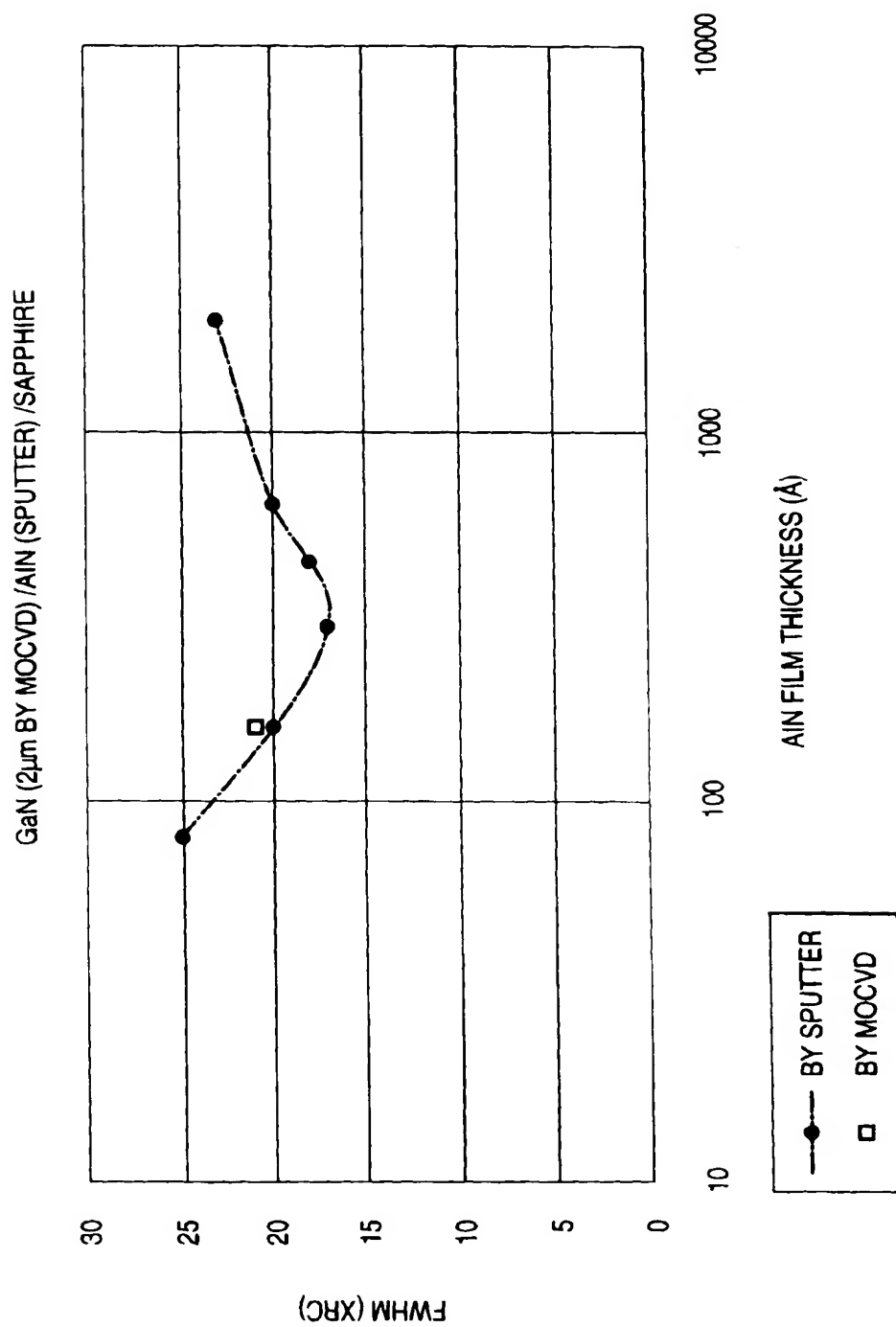


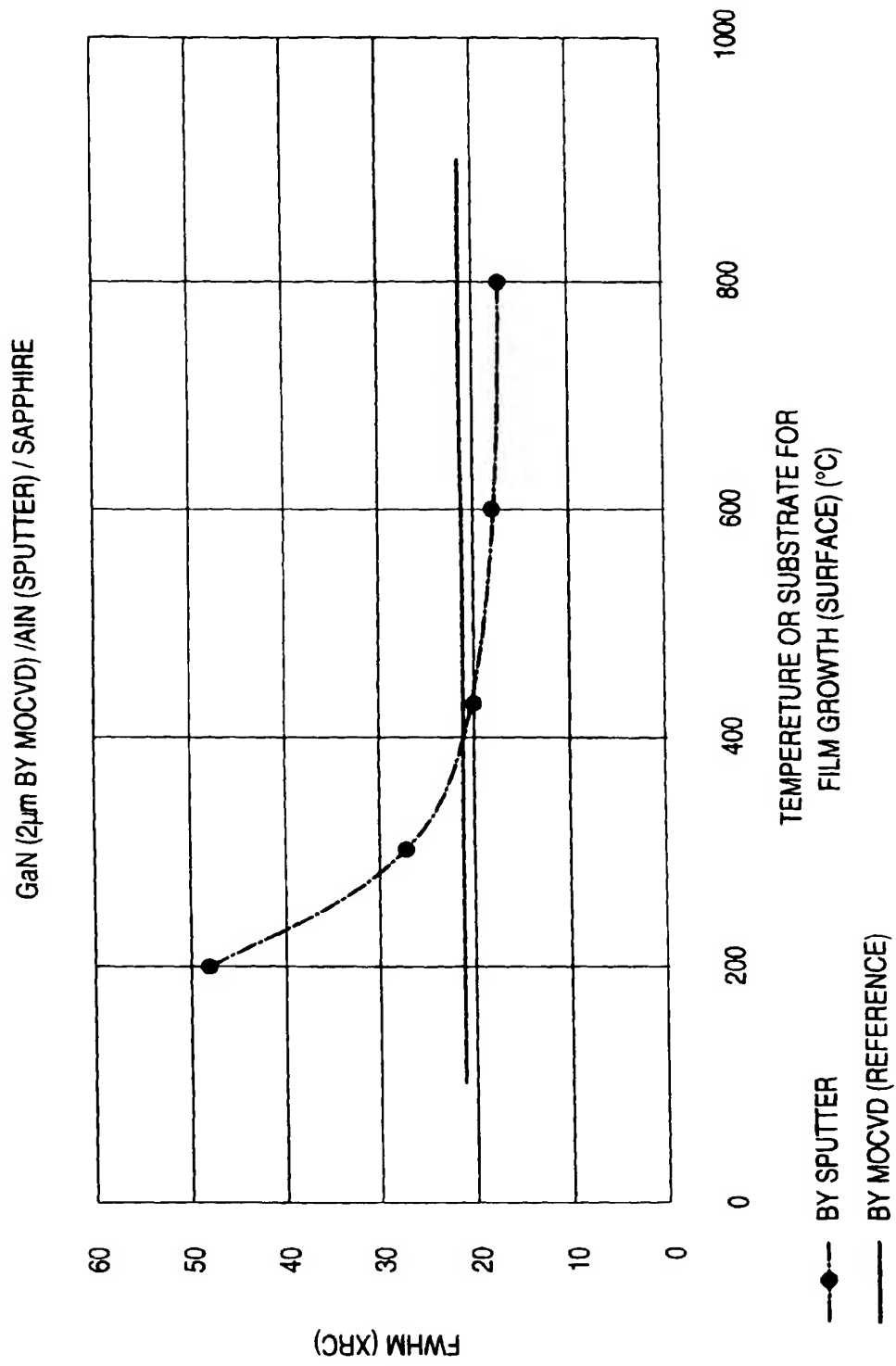
FIG. 2

FIG. 3

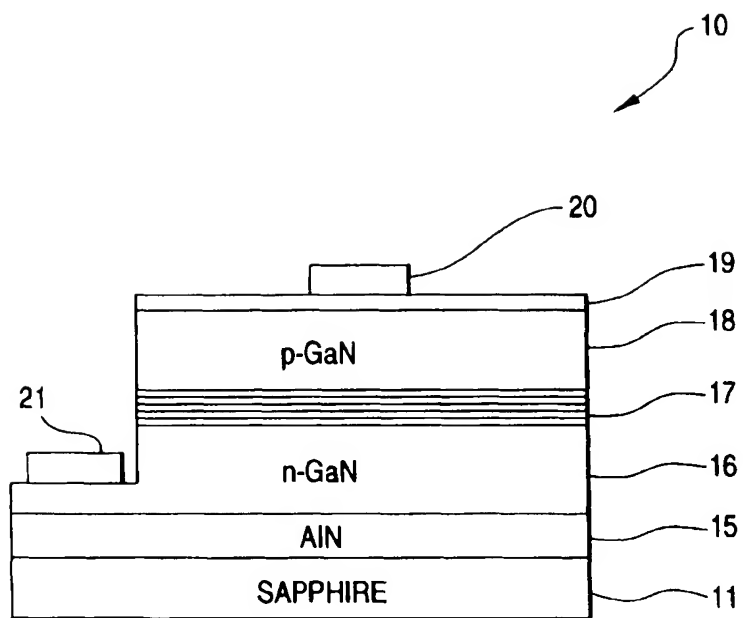


FIG. 4

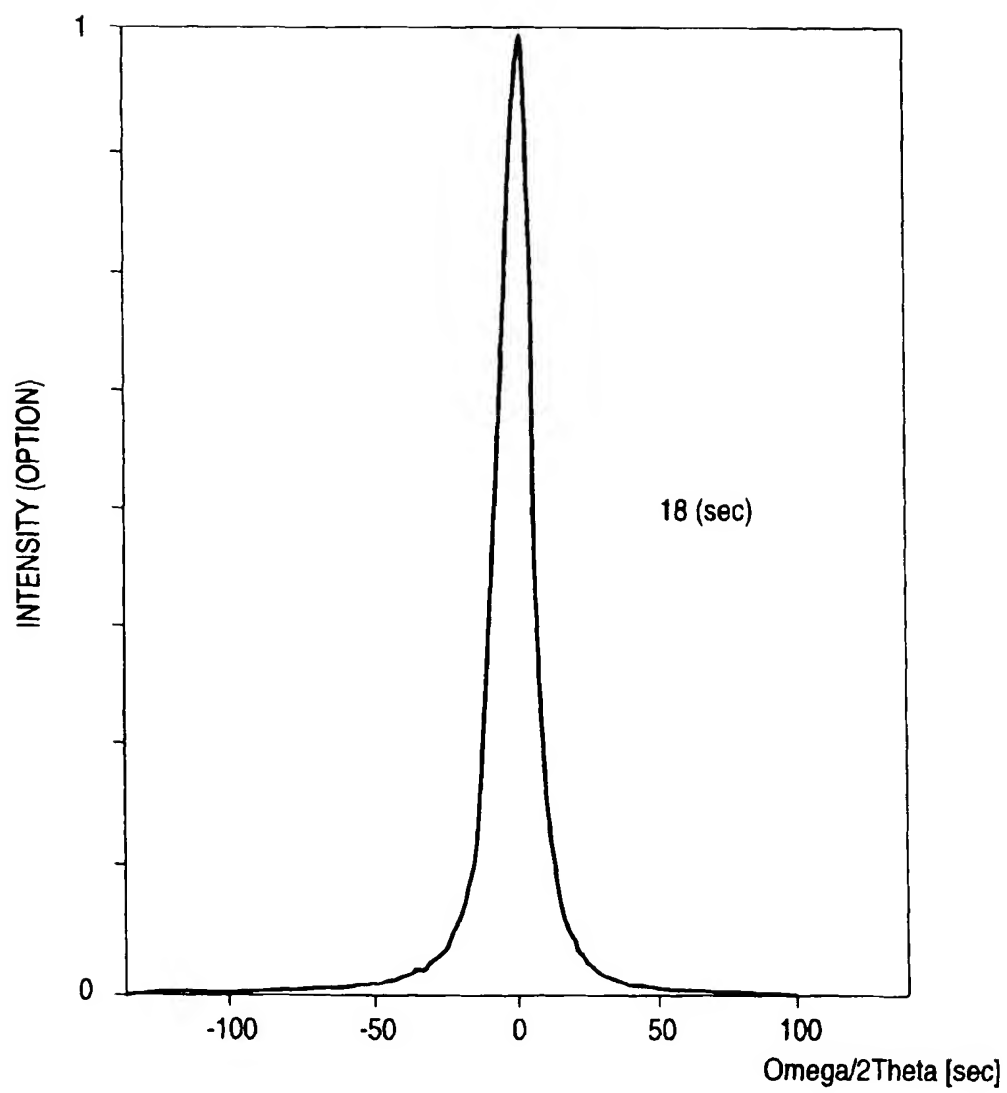


FIG. 5

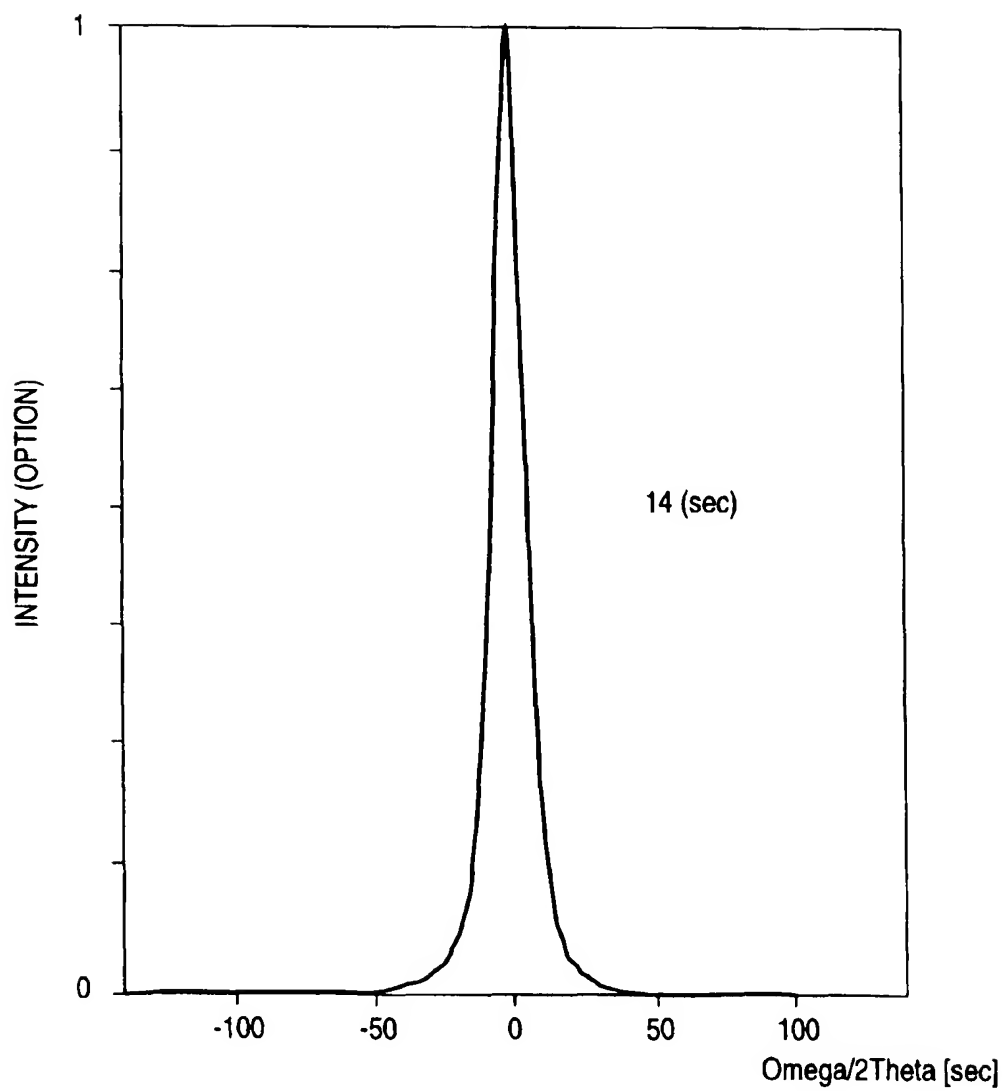


FIG. 6

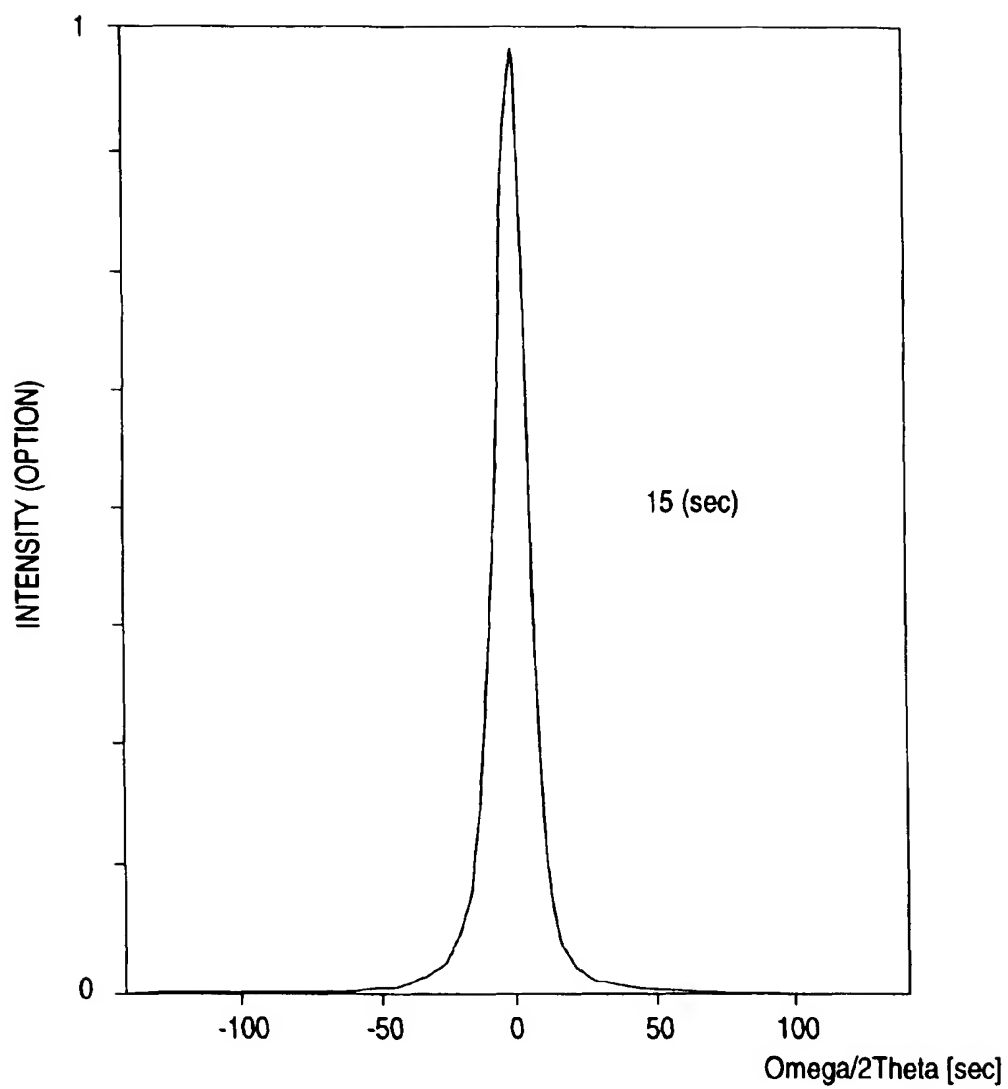


FIG. 7A

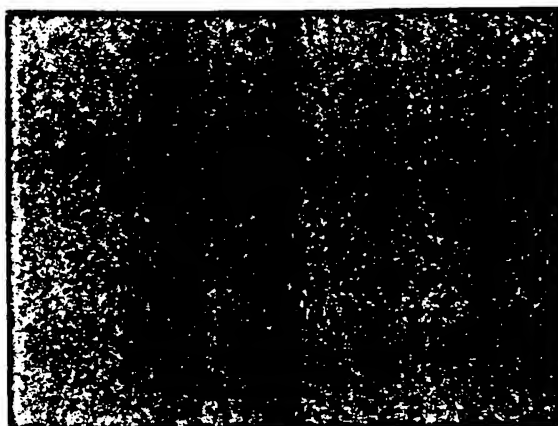


FIG. 7B

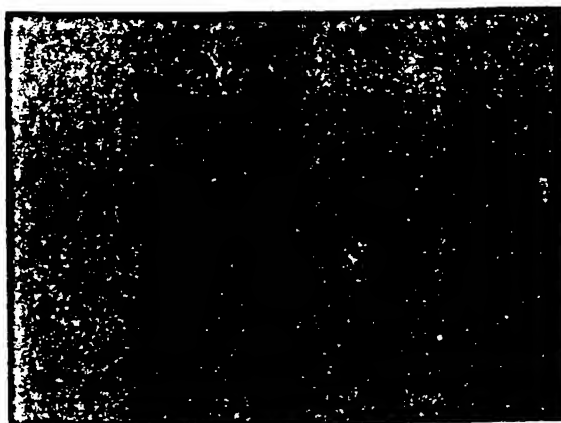


FIG. 7C

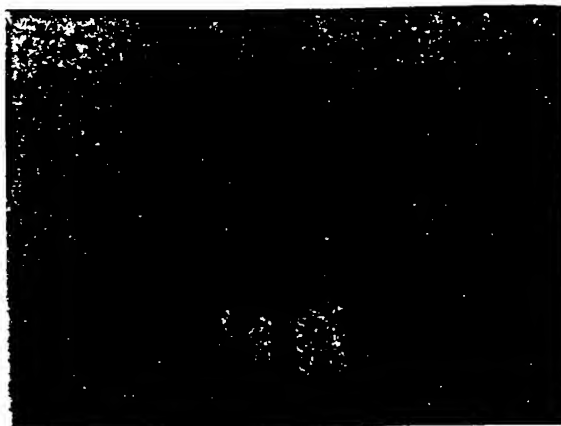


FIG. 7D

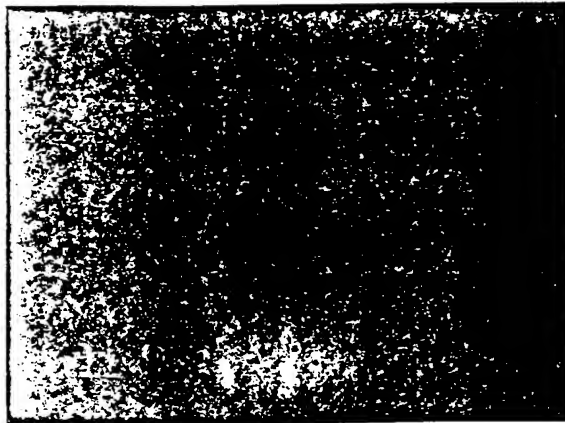


FIG. 7E

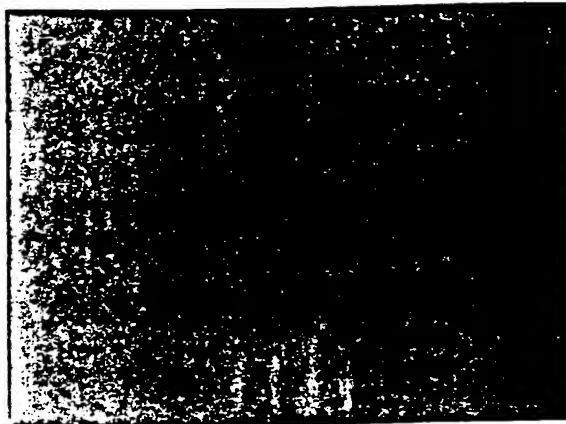


FIG. 8

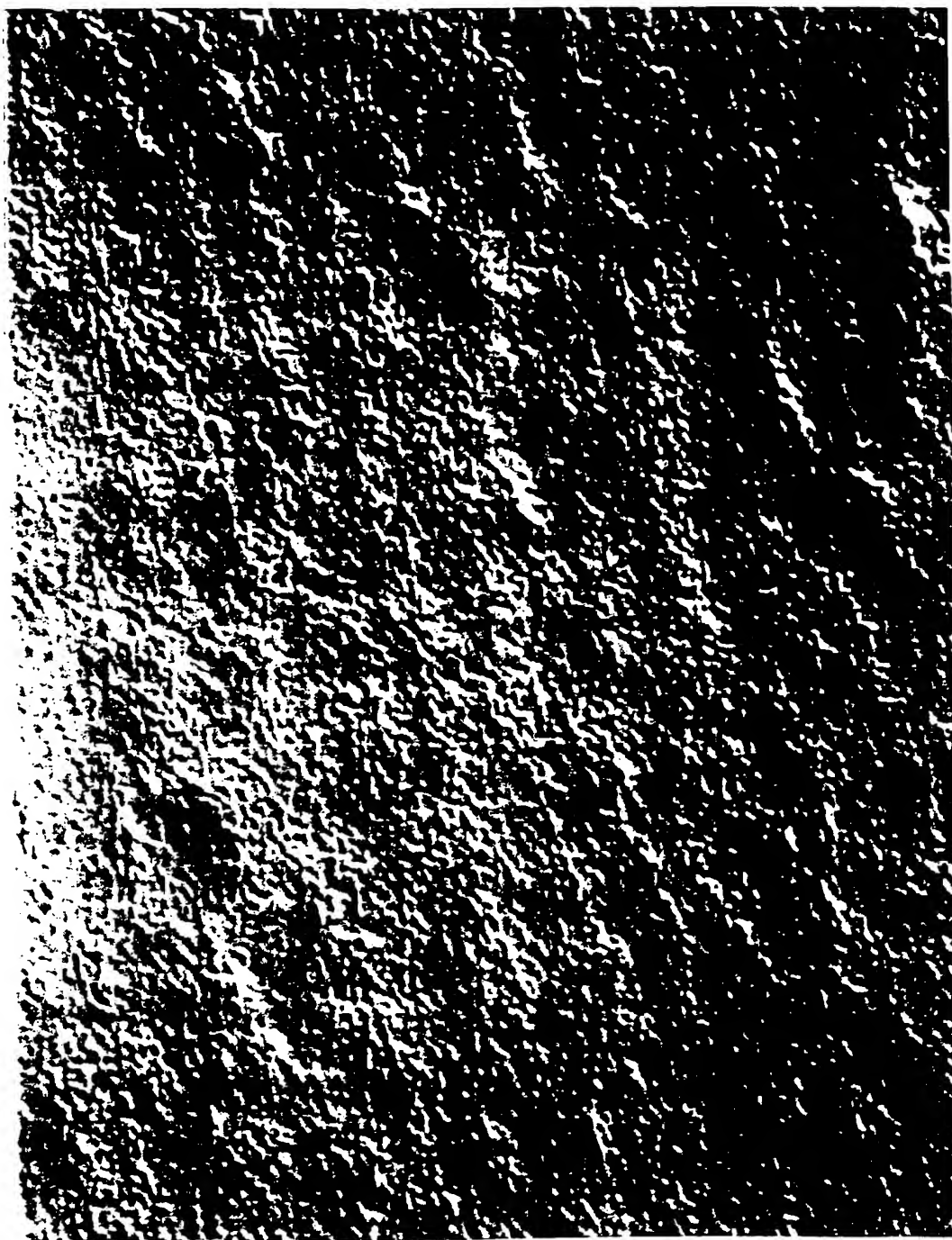


FIG. 9

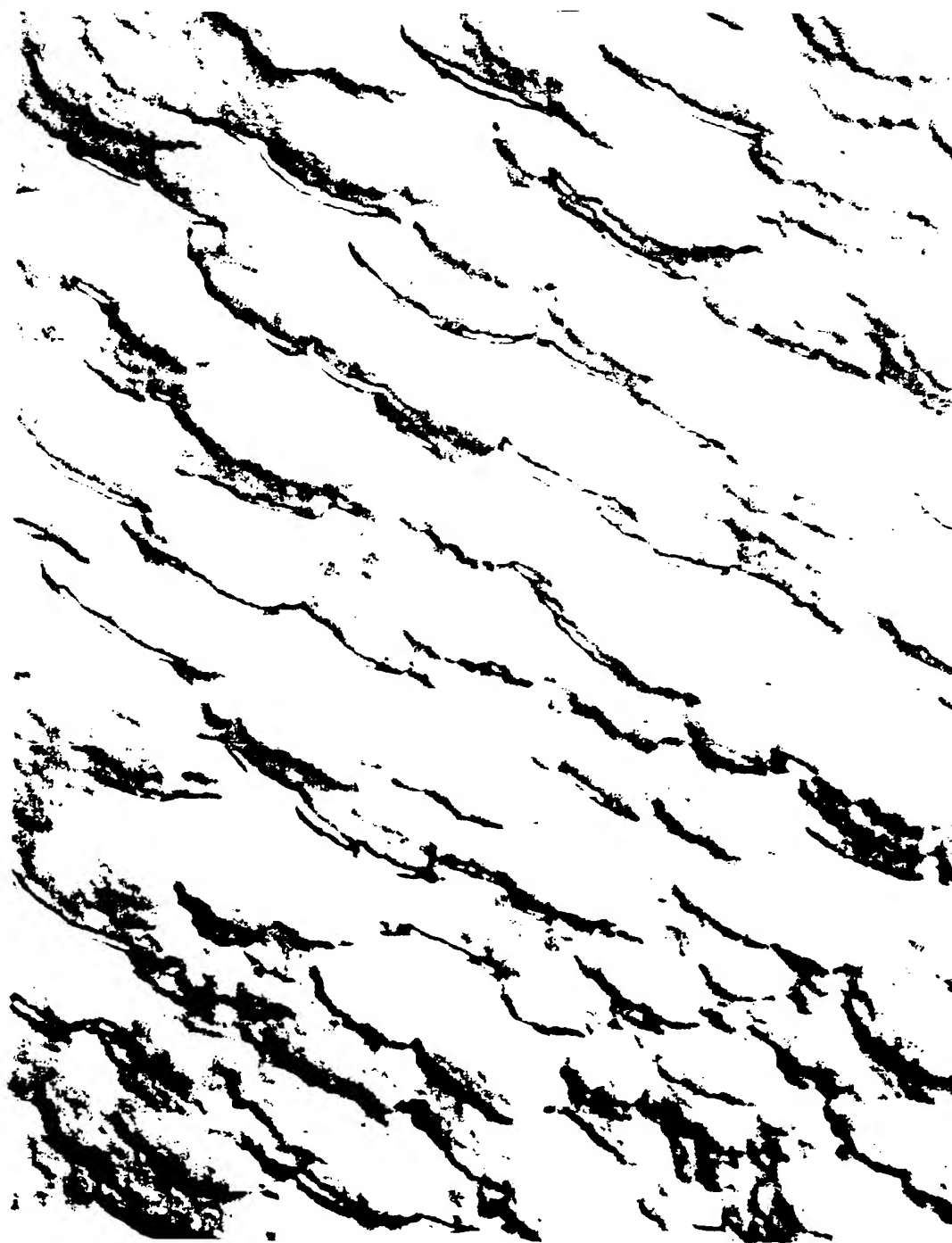


FIG. 10

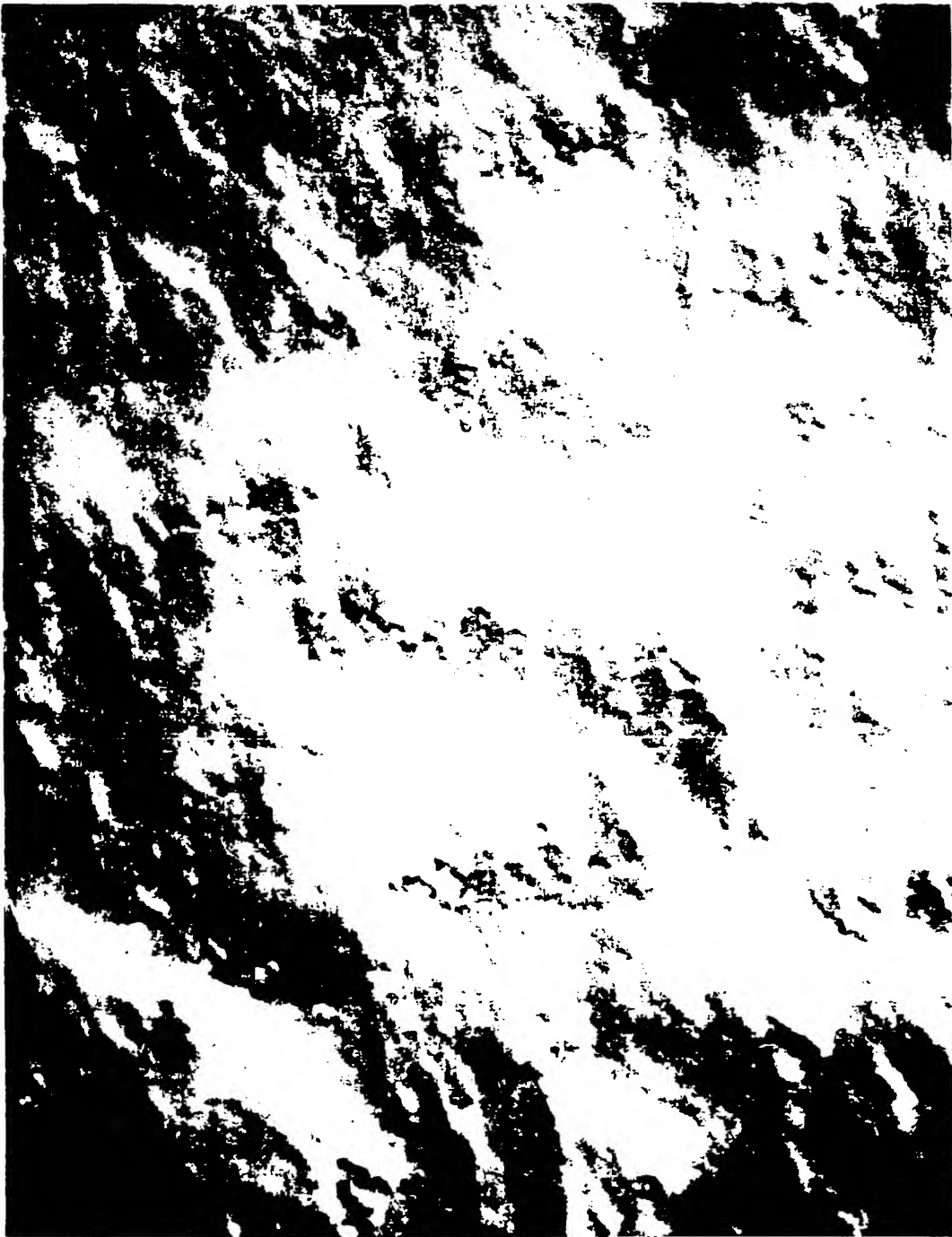
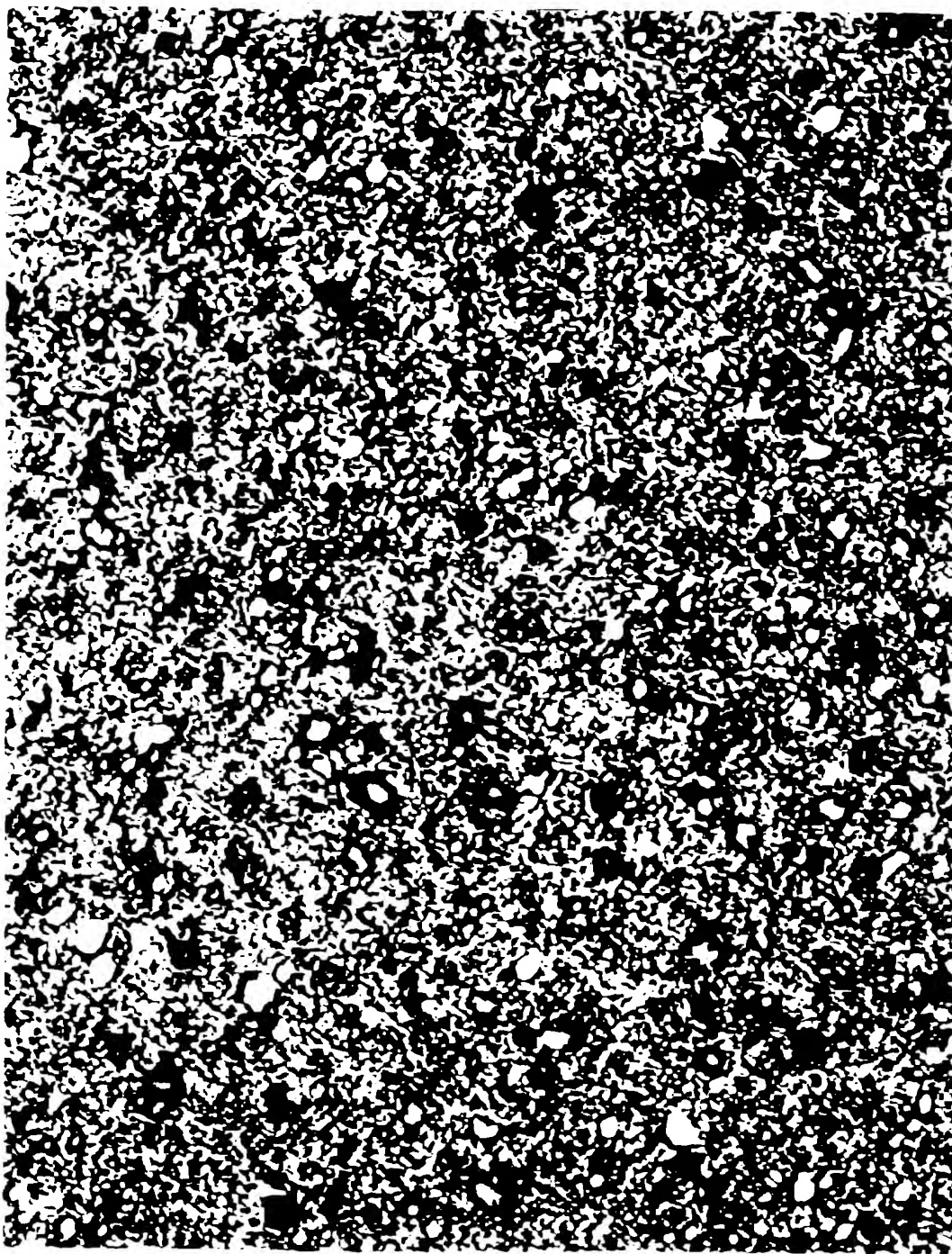


FIG. 11





European Patent
Office

EUROPEAN SEARCH REPORT

Application Number
EP 00 10 4342

DOCUMENTS CONSIDERED TO BE RELEVANT			
Category	Citation of document with indication, where appropriate, of relevant passages	Relevant to claim	CLASSIFICATION OF THE APPLICATION (Int.Cl.7)
X	UCHIDA K ET AL: "Characterization of nitridated layers and their effect on the growth and quality of GaN" SOLID STATE ELECTRONICS, GB, ELSEVIER SCIENCE PUBLISHERS, BARKING, vol. 41, no. 2, 1 February 1997 (1997-02-01), pages 135-139, XP004033795 ISSN: 0038-1101 * page 135, right-hand column, paragraph 2 * * page 136, right-hand column, paragraph 3 *	1-3,5, 7-14, 16-19,22	H01L21/20 C30B29/40
X	--- PATENT ABSTRACTS OF JAPAN vol. 010, no. 008 (E-373), 14 January 1986 (1986-01-14) & JP 60 173829 A (NIPPON DENSHIN DENWA KOSHA), 7 September 1985 (1985-09-07) * abstract *	1,2,4,5, 9,12-15, 20,22	
A	--- US 5 122 845 A (AKASAKI ISAMU ET AL) 16 June 1992 (1992-06-16) * column 1, line 37 - column 2, line 22 * -----	1-22	TECHNICAL FIELDS SEARCHED (Int.Cl.7) H01L C30B
The present search report has been drawn up for all claims			
Place of search BERLIN		Date of completion of the search 5 June 2000	Examiner Le Meur, M-A
<p>CATEGORY OF CITED DOCUMENTS</p> <p>X : particularly relevant if taken alone Y : particularly relevant if combined with another document of the same category A : technological background O : non-written disclosure P : intermediate document</p> <p>T : theory or principle underlying the invention E : earlier patent document, but published on, or after the filing date D : document cited in the application L : document cited for other reasons & : member of the same patent family, corresponding document</p>			

FPC FORM 1503 03/82 (P4/C01)

**ANNEX TO THE EUROPEAN SEARCH REPORT
ON EUROPEAN PATENT APPLICATION NO.**

EP 00 10 4342

This annex lists the patent family members relating to the patent documents cited in the above-mentioned European search report. The members are as contained in the European Patent Office EDP file on
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

05-06-2000

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 60173829 A	07-09-1985	JP 1874155 C	26-09-1994
		JP 5086646 B	13-12-1993
US 5122845 A	16-06-1992	JP 2229476 A	12-09-1990
		JP 3026087 B	27-03-2000
		DE 4006449 A	13-09-1990

EPO FORM P0456

For more details about this annex see Official Journal of the European Patent Office, No. 12/82